

<<计算机组成与系统结构>>

图书基本信息

书名：<<计算机组成与系统结构>>

13位ISBN编号：9787030327369

10位ISBN编号：7030327365

出版时间：2011-12

出版时间：科学出版社

作者：白中英 主编，戴志涛，张天乐，覃健诚 编著

页数：328

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<计算机组成与系统结构>>

内容概要

《计算机组成与系统结构(第5版·立体化教材)》由白中英主编,将计算机组成原理和计算机系统结构两门课合二为一,重点讲授计算机单处理机系统的组成和工作原理,在此基础上扩展讲授并行计算机的体系结构。

内容共分10章:(1)计算机系统概论;(2)运算方法和运算器;(3)多层次的存储器;(4)指令系统;(5)中央处理机;(6)总线系统;(7)

)外围设备;(8)输入输出系统;(9)安腾高性能处理机体系结构;(10)并行体系结构。

附录A中介绍了配套教材与教学设备。

附录B中给出了计算机组成原理研究生入学统考大纲。

《计算机组成与系统结构(第5版

·立体化教材)》是作者对“计算机组成与系统结构”课程体系、教学内容、教学方法、教学手段进行综合改革的具体成果。

《计算机组成与系统结构(第5版·立体化教材)》特色:基础性、时代性、系统性、实践性、启发性融为一体,文字教材、多媒体CAI软件、教学课件、习题答案库、自测试题库、教学仪器综合配套,形成“理论、实验、设计”三个过程相统一的立体化教学体系。

《计算机组成与系统结构(第5版·立体化教材)》文字流畅、通俗易懂,可作为计算机及相关专业的教材,特别适合作软件类和应用类专业的教学用书,也可作为成人自学考试、全国计算机等级考试NCRE(四级)用书。

《计算机组成与系统结构(第5版·立体化教材)》第四版获2011年普通高等教育精品教材奖。

<<计算机组成与系统结构>>

作者简介

白中英，甘肃省永靖县人。
北京邮电大学计算机学院二级教授、博士生导师。

在工程和科学研究中，“622小型通用计算机”获1978年全国科学大会重大成果奖，1项成果获国家级科技进步三等奖，1项成果获全国发明展银质奖，5项成果获部级科技进步一、二等奖，1项成果获国家发明专利。

近几年主持完成国家863项目2项、国家自然科学基金项目2项。

在教育和教学研究中，《计算机组成原理教程》获1992年国家级优秀教材特等奖，“CNCC网络型计算机辅助教学系统”等4项成果分别获1989年、1993年、1997年、2005年国家级教学成果一、二等奖。6项成果获省部级教学成果、教材一等奖。

2003年首届北京市“教学名师奖”，2004年科学出版社50周年“优秀作者奖”，2008年国家级优秀教学团队。

先后出版著作22部，发表学术论文60余篇。

研究方向：计算机系统结构、网络安全。

<<计算机组成与系统结构>>

书籍目录

第五版前言

第一章 计算机系统概论

1.1 计算机的分类

1.2 计算机的发展简史

1.2.1 计算机的五代变化

1.2.2 半导体存储器的发展

1.2.3 微处理器的发展

1.2.4 计算机的性能指标

1.3 计算机的硬件

1.3.1 硬件组成要素

1.3.2 运算器

1.3.3 存储器

1.3.4 控制器

1.3.5 适配器与输入输出设备

1.4 计算机的软件

1.4.1 软件的组成与分类

1.4.2 软件的发展演变

1.5 计算机系统的层次结构

1.5.1 多级组成的计算机系统

1.5.2 软件与硬件的逻辑等价性

本章小结

习题

第二章 运算方法和运算器

2.1 数据与文字表示方法

2.1.1 数据格式

2.1.2 数的机器码表示

2.1.3 字符与字符串的表示方法

2.1.4 汉字的表示方法

2.1.5 校验码

2.2 定点加法、减法运算

2.2.1 补码加法

2.2.2 补码减法

2.2.3 溢出概念与检测方法

2.2.4 基本的二进制加法减法器

2.3 定点乘法运算

2.3.1 原码并行乘法

2.3.2 直接补码并行乘法

2.4 定点除法运算

2.4.1 原码除法算法原理

2.4.2 并行除法器

2.5 定点运算器的组成

2.5.1 逻辑运算

2.5.2 多功能算术逻辑运算单元(ALU)

2.5.3 内部总线

2.5.4 定点运算器的基本结构

<<计算机组成与系统结构>>

2.6 浮点运算方法和浮点运算器

2.6.1 浮点加法、减法运算

2.6.2 浮点乘法、除法运算

2.6.3 浮点运算流水线

2.6.4 浮点运算器实例

本章小结

习题

第三章多层次的存储器

3.1 存储器概述

3.1.1 存储器的分类

3.1.2 存储器的分级

3.1 -3主存储器的技术指标

3.2SRAM存储器

3.2.1 基本的静态存储元阵列

3.2.2 基本的SRAM逻辑结构

3.2.3 读写周期波形图

3.3 DRAM存储器

3.3.1 DBAM存储元的记忆原理

3.3.2 DRAM芯片的逻辑结构

3.3.3 读写周期、刷新周期

3.3.4 存储器容量的扩充

3.3.5 高级的DRAM结构

3.3.6 DRAM主存读写的正确性校验

3.4 只读存储器和闪速存储器

3.4.1 只读存储器ROM

3.4.2 FLASH存储器

3.5 并行存储器

3.5.1 双端口存储器

3.5.2 多模块交叉存储器

3.6 cache存储器

3.6.1 cache基本原理

3.6.2 主存与cache的地址映射

3.6.3 替换策略

3.6.4 cache的写操作策略

3.6.5 Pentium4的cache组织

3.7 虚拟存储器

3.7.1 虚拟存储器的基本概念

3.7.2 页式虚拟存储器

3.7.3 段式虚拟存储器和段页式虚拟存储器

3.7.4 虚存的替换算法

3.8 奔腾系列机的虚存组织

3.8.1 存储器模型

3.8.2 虚地址模式

3.8.3 分页模式下的地址转换

3.9 存储保护

3.9.1 存储区域保护

<<计算机组成与系统结构>>

3.9.2 访问方式保护

本章小结

习题

第四章指令系统

4.1 指令系统的发展与性能要求

4.1.1 指令系统的发展

4.1.2 对指令系统性能的要求

4.1.3 低级语言与硬件结构的关系

4.2 指令格式

4.2.1 操作码

4.2.2 地址码

4.2.3 指令字长度

4.2.4 指令助记符

4.2.5 指令格式举例

4.3 操作数类型

4.3.1 一般的数据类型

4.3.2 Pentium数据类型

4.3.3 PowerPC数据类型

4.4 指令和数据的寻址方式

4.4.1 指令的寻址方式

4.4.2 操作数基本寻址方式

4.4.3 寻址方式举例

4.5 典型指令

4.5.1 指令的分类

4.5.2 基本指令系统的操作

4.5.3 精简指令系统

4.6 ARM汇编语言

本章小结

习题

第五章中央处理机

5.1 CPU的功能和组成

5.1.1 CPU的功能

5.1.2 CPU的基本组成

5.1.3 CPU中的主要寄存器

5.1 14操作控制器与时序产生器

5.2 指令周期

5.2.1 指令周期的基本概念

5.2.2 MOV指令的指令周期

5.2.3 LAD指令的指令周期

5.2.4 ADD指令的指令周期

5.2.5 STO指令的指令周期

5.2.6 JMP指令的指令周期

5.2.7 用方框图语言表示指令周期

5.3 时序产生器和控制方式

5.3.1 时序信号的作用和体制

<<计算机组成与系统结构>>

5.3.2 时序信号产生器

5.3.3 控制方式

5.4 微程序控制器

5.4.1 微程序控制原理

5.4.2 微程序设计技术

5.5 硬连线控制器

5.6 传统CPU

5.6.1 Inte18088CPU

5.6.2 IBM370系列CPU

5.7 流水CPU

5.7.1 并行处理技术

5.7.2 流水CPU的结构

.....

第六章 总线系统

第七章 外围设备

第八章 输入输出系统

第九章 安腾高性能处理机体系结构

第十章 并行体系结构

参考文献

<<计算机组成与系统结构>>

章节摘录

版权页：插图：现代的高性能处理机广泛采用指令流水线和超标量体系结构。

指令执行一旦遇到分支转移，在执行判定操作之前，多个功能部件由于无法确定程序的执行方向而空闲等待，使系统性能明显下降。

在传统流水线体系结构中，解决这一问题的办法是使用转移预测，也即根据系统预测的条件指令执行的结果，选择可能性最大的分支加载指令流，并提前执行这一分支的指令流。

而条件分支的预测不可能百分之百正确，一旦预测选择了错误的分支，提前执行的指令全部无效，指令队列也必须重新排空，多个执行部件必须延迟等待加载正确分支的指令流。

因此，分支预测并不能充分利用处理机流水线的功能部件。

2.安腾的推断技术原理安腾体系结构采用的推断技术处理分支的方法是：利用多个功能部件并行执行各个分支，然后根据判定结果选取某一分支的运行结果，因而可消除大部分的转移，使得整个系统的运行速度得到提高。

采用显式并行指令计算技术的安腾处理机将处理机的多个功能部件的并行处理能力与编译器的强大功能相结合，允许在编译时让编译器对程序进行优化，消除转移，提高效率。

安腾处理机的指令系统允许在每条指令中都指定一个推断寄存器。

编译器将分支的两个路径分别安排在处理机的不同功能部件中并行执行，并给分支中的“then”路径上的全部指令分配一个推断寄存器 P_x ，给分支中“else”路径上的全部指令分配另一个推断寄存器 P_y 。

程序运行时，处理机遇到分支后，将由多个功能部件沿着分支的两个指令序列并行执行代码。

但处理机执行分支的各路径指令时，只将指令执行结果暂存，并不真正保存结果。

因为在条件判断语句执行完之前，推断寄存器的值是未定义的。

<<计算机组成与系统结构>>

编辑推荐

<<计算机组成与系统结构>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>