

<<VHDL设计实例与仿真>>

图书基本信息

书名：<<VHDL设计实例与仿真>>

13位ISBN编号：9787111206644

10位ISBN编号：7111206649

出版时间：2007-2

出版时间：机械工业

作者：姜雪松

页数：435

字数：696000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<VHDL设计实例与仿真>>

内容概要

VHDL是一种非常适用于可编程逻辑器件设计的硬件语言，并且正在得到普及，VHDL作为IEEE标准所规范的硬件描述语言，随着各种EDA工具和集成电路厂商的普遍认同和推广，目前正在全球各国的电子系统设计领域获得广泛应用。

本书从实际应用的角度出发，全面系统地介绍了VHDL在各种领域中的设计应用，以满足不同领域读者快速学习VHDL的需要。

书中列举了大量典型的VHDL程序，同时给出了设计的仿真波形，从而使读者能够验证相应的设计，并且能够掌握其中的设计技巧。

相信通过本书，读者能够迅速掌握VHDL的设计技巧，从而独立完成相应的设计项目。

本书是广大电路设计工程师学习VHDL必不可少的参考书，同时也可作为高等院校相关专业师生的教材或教学参考用书。

<<VHDL设计实例与仿真>>

书籍目录

丛书序前言第1章 简单逻辑门电路的设计 1.1 基本逻辑门电路 1.1.1 与门电路 1.1.2 或门电路 1.1.3 非门电路 1.2 组合逻辑门电路 1.2.1 与非门电路 1.2.2 或非门电路 1.2.3 与或非门电路 1.2.4 异或门电路 1.2.5 同或门电路 1.3 多输入逻辑门电路 1.3.1 三输入与门电路 1.3.2 两级与非门电路 1.3.3 两级或非门电路 1.4 三态门和总线缓冲器 1.4.1 三态门电路 1.4.2 单向总线缓冲器 1.4.3 双向总线缓冲器第2章 常用组合逻辑电路的设计 2.1 编码器 2.1.1 普通编码器 2.1.2 优先编码器 2.2 译码器 2.2.1 二进制译码器 2.2.2 编码转换译码器 2.2.3 数字显示译码器 2.2.4 地址译码器 2.3 数据选择器和分配器 2.3.1 数据选择器 2.3.2 数据分配器 2.4 运算器 2.4.1 一位加法器 2.4.2 数值比较器 2.4.3 求补器 2.4.4 奇偶校验器第3章 常用时序逻辑电路的设计 3.1 触发器 3.1.1 基本D触发器 3.1.2 异步复位D触发器 3.1.3 同步复位D触发器 3.1.4 异步置位/复位D触发器 3.1.5 同步置位/复位D触发器 3.1.6 异步置位/复位JK触发器 3.1.7 T触发器 3.2 锁存器和寄存器 3.2.1 锁存器 3.2.2 寄存器 3.2.3 通用寄存器 3.3 移位寄存器 3.3.1 串入/串出移位寄存器 3.3.2 串入/并出移位寄存器 3.3.3 循环移位寄存器 3.4 计算器 3.4.1 基本同步计算器 3.4.2 带有复位端口的同步计算器 3.4.3 带有预置端口的同步计算器 3.4.4 带有使能端口的同步计算器 3.4.5 同步可逆计数器 3.4.6 通用同步计数器 3.4.7 异步计数器 3.5 存储器 3.5.1 只读存储器 3.5.2 随机访问存储器第4章 分频电路的设计 4.1 偶数分频电路 4.1.1 非2N分频电路 4.1.2 2N分频电路 4.1.3 占空比是1:1的偶数分频电路 4.1.4 占空比不是1:1的偶数分频电路 4.2 奇数分频电路 4.2.1 占空比不是1:1的奇数分频电路 4.2.2 占空比是1:1的奇数分频电路 4.3 半整数分频电路 4.3.1 半整数分频电路的实现一 4.3.2 半整数分频电路的实现二 4.4 大数值分频电路 4.4.1 大数值分频电路的一般实现 4.4.2 大数值分频电路的级联实现 第5章 中规模电路的设计 第6章 秒表设计 第7章 8259中断控制器的设计 第8章 自动售货机的设计 第9章 一个简化的32位RISC CPU的设计 附录 VHDL标准程序包参考文献

<<VHDL设计实例与仿真>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>