

<<高级FPGA设计>>

图书基本信息

书名：<<高级FPGA设计>>

13位ISBN编号：9787111255475

10位ISBN编号：711125547X

出版时间：2009-2

出版时间：机械工业出版社

作者：克里兹

页数：241

译者：孟宪元

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<高级FPGA设计>>

前言

FPGA技术自20世纪80年代中期出现至今,经历了20多年的发展,正在得到越来越广泛的应用,包括各个领域的数字系统、数字信号处理(DSP)系统和嵌入式系统都会用到FPGA器件。与此同时,FPGA也引起电子设计技术的深刻变革,FPGA的可编程特性使得设计者可以在应用现场,利用计算机上自动化设计软件完成数字系统产品样机的设计、更新和调试,不仅缩短了产品的上市时间,而且也能适应技术标准和协议的更新和升级,延长了产品的寿命周期。

FPGA技术的这些特点要求设计者的设计能力不断提高,除了自动化设计软件在不断完善和升级,还要求设计者有更丰富的系统设计知识、软/硬件的设计本领和面对实际问题的处理能力。为了满足广大FPGA设计者的上述需要,获得明尼苏达大学电子工程理科硕士学位的Steve Kilts,作为Spectrum Design Solutions的共同创建者和主要工程师,他与他的团队已经成功地完成许多委托项目,作者具有丰富和广泛的FPGA设计经验,包括在音频、DSP、高速计算和总线结构、IC测试、工业自动化和控制、嵌入微处理器、PCI、医疗系统设计、商用飞机和ASIC样机等广泛的领域。同时他在瞄准速度快、面积小和功率低的FPGA设计中进行性能的取舍方面积累了丰富的经验。

“高级FPGA设计——结构、实现和优化”一书强调FPGA设计和实现中的高级课题,工程师和计算机科学家通过此书可以加速掌握FPGA设计的学习过程,由于强调实际的设计,逻辑和实践的方法,使读者可应对特殊的设计挑战,显著减少设计中的弯路,使读者增长和补充可行的经验,这些实用的参考包括:

- 说明每个课题的波形图和电路图
- 用Verilog程序说明典型问题的例子
- 给出大量应用的案例研究
- 每章结尾的小结

此书按照典型的设计流程来安排各章的次序。

前几章讨论结构,然后是仿真,再是综合,接着是布图等。

书中其余的章节是实例,作者选择Verilog作为硬件描述语言,选择Xilinx公司作为FPGA的销售商,选择Synplicity作为综合和布图的工具,书中覆盖的课题可以方便地映射到VHDL语言、Altera销售商、Mentor Graphics的工具,所以,即使对于使用其他技术的读者,此书仍然是有价值的。

对于为了获得高层次FPGA设计技巧的工程师和计算机科学家来说,本书是理想的。同时,本书可用来作为内行经验的参考,对电子工程和计算机科学的高年级学生和硕士生来说,本书也是一本杰出的教科书。

李丹和刘涛等硕士生参与了本书的翻译过程,讨论过许多理解和翻译方面的问题,但是由于译者水平有限,译文中难免有不妥当、不确切乃至错误之处,敬请读者批评指正。

<<高级FPGA设计>>

内容概要

本书主要讲解了FPGA设计、方法和实现。

这本书略去了不太必要的理论、推测未来的技术、过时工艺的细节，用简明、扼要的方式描述FPGA中的关键技术。

主要内容包括：设计速度高、体积小、功耗低的体系结构方法，时钟区域，实现数学函数，浮点单元，复位电路，仿真，综合优化，布图，静态时序分析等。

本书把多年推广到诸多公司和工程师团队的经验以及由白皮书和应用要点汇集的许多知识进行浓缩，可以帮助读者成为高级的FPGA设计者。

本书以FPGA设计为主题，覆盖了实践过程中最可能遇到的深层次问题，并提供了经验指导。

在某些方面，本书能够取代有限的工业经历，免去读者学习的困难。

这种先进的，实用的方法，成为此书的特色。

这本书把多年推广到诸多公司和工程师团队的经验以及由专门的白皮书和应用要点汇集的许多知识进行浓缩，可以用来完善工程师的知识，帮助他们成为高级的FPGA设计者。

<<高级FPGA设计>>

作者简介

Steve Kilts, Spectrum Design Solutions公司的创始人之一, 首席设计工程师。
Steve拥有广泛的FPGA设计经验, 包括应用在DSP、高速计算和总线体系结构、集成电路测试系统、工业自动化和控制、音频、视频、嵌入式微处理器、PCI、医疗系统设计, 商业航空和ASIC原型。
Steve和他的

<<高级FPGA设计>>

书籍目录

译者序前言第1章 高速度结构设计 1.1 高流量 1.2 低时滞 1.3 时序 1.3.1 添加寄存器层次 1.3.2 并行结构 1.3.3 展平逻辑结构 1.3.4 寄存器平衡 1.3.5 重新安排路径 1.4 小结第2章 面积结构设计 2.1 折叠流水线 2.2 基于控制的逻辑复用 2.3 资源共享 2.4 复位对面积的影响 2.4.1 无复位的资源 2.4.2 无置位的资源 2.4.3 无同步复位的资源 2.4.4 复位RAM 2.4.5 利用置位/复位触发器引脚 2.5 小结第3章 功耗结构设计 3.1 时钟控制 3.1.1 时钟偏移 3.1.2 控制偏移 3.2 输入控制 3.3 减少供电电压 3.4 双沿触发触发器 3.5 修改终端 3.6 小结第4章 设计实例：高级加密标准 4.1 AES结构 4.1.1 一级字节代换 4.1.2 零级行间移位 4.1.3 两个流水线级列混合 4.1.4 一级轮密钥加 4.1.5 紧缩结构 4.1.6 部分流水线结构 4.1.7 完全流水线结构 4.2 性能与面积 4.3 其他的优化第5章 高级设计 5.1 抽象设计技术 5.2 图形状态机 5.3 DSP设计 5.4 软硬件协同设计 5.5 小结第6章 时钟区域 6.1 跨越时钟区域 6.1.1 准稳态 6.1.2 解决方案一：相位控制 6.1.3 解决方案二：双跳技术 6.1.4 解决方案三：FIFO结构 6.1.5 分割同步模块 6.2 在ASIC样机中的门控时钟 6.2.1 时钟模块 6.2.2 选通移除 6.3 小结第7章 设计实例：12S与SPDIF 7.1 I2S 7.1.1 协议 7.1.2 硬件结构 7.1.3 分析 7.2 SPDIF 7.2.1 协议 7.2.2 硬件结构 7.2.3 分析第8章 实现数学函数第9章 设计实例：浮点单元第10章 复位电路第11章 高级仿真第12章 综合编码第13章 设计实例：安全散列算法第14章 综合优化第15章 布图第16章 布局布线优化第17章 设计实例：微处理器第18章 静态时序分析第19章 PCB的问题附录A AES密码的流水线级附录B SRC处理器的顶层模块参考文献

<<高级FPGA设计>>

章节摘录

第11章 高级仿真 因为在快速实现、FPGA编程和系统内诊断等最近的进展,许多FPGA设计者正花费较少的时间产生综合性的仿真测试台,更多地依靠硬件诊断校验其设计。许多现代的FPGA设计者的一种趋向是只为单个模块编写“快和乱”的仿真,而不管顶层的仿真,急于要直接跳到硬件。

这个当然不是在常规工业的情况,例如医疗或航空,但是成千个新的非常规工业中有许多最近引入FPGA的能力,虽然系统内诊断已经变得十分灵活,针对这类诊断和设计有效性的设计方法已经成熟,但是对产生综合性的、全自动仿真的环境有不少遗憾。

本章讨论许多技术包含为校验FPGA设计产生一个有用的仿真环境,描述大量的已经在许多工业上工作证明的探索材料。

在本章的课程期间,将要讨论以下内容。

- 构造一个测试台
- 测试台的元件
- 测试台相应的流程包含主要的线程、时钟产生和测试案例结论
- 利用.MATLAB等工具产生系统激励
- 为公共接口的总线功能模块
- 透彻地了解整个覆盖的激励
- 为校验、诊断和功率估计运行门级仿真
- 共同的测试台陷阱和模型化器件的相应方法

11.1测试台结构 产生一个有用的仿真环境

的第一步是建立和组织相应的测试台。

测试台是仿真中的顶层模块,即负责把全部模块接合在一起。

通常,测试台将提供的各部分激励与设计的尺寸和复杂度有关。

一个设计差的测试台一般是把原始设计快速和无序地组织起来,可能增长成离散行为的结构和激励等庞大的事物,没有一个人可以读懂和完全理解。

11.1.1测试台元件 顶层的测试台可以按照图11-1抽象地模型化。

测试台是在仿真中的顶层模块,把系统模型中的所有子元件接合在一起。

一般驻留在测试台内的测试过程管理仿真的主要线程和测试流程。

这个进程定义运行哪个测试,利用哪个矢量、数据如何存入和报告。

全局的激励表示应用于整个系统的基本矢量。

这些矢量的大多数包括系统时钟、复位,以及置系统进入仿真相应状态的任何初始条件。

硬件模型同样在测试台中调用,它们是在仿真中处于测试下的器件,有最后将要在FPGA中实现的模块。

通常,在测试台中只有一个硬件模型,即在FPGA中的顶层模型。

<<高级FPGA设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>