

图书基本信息

书名：<<16/32位微机原理、汇编语言及接口技术教程>>

13位ISBN编号：9787111355939

10位ISBN编号：7111355938

出版时间：2011-10

出版时间：钱晓捷 机械工业出版社 (2011-10出版)

作者：钱晓捷

页数：329

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

内容概要

《高等院校计算机教材系列：16/32位微机原理、汇编语言及接口技术教程》全面论述了微型计算机的基本系统，微处理器内部结构、指令系统和汇编语言程序设计，微处理器外部特性，存储器系统，输入输出接口，总线及总线接口，典型的接口芯片及与它们相关联的控制接口技术，还论述了32位Intel80x86微处理器和32位微机的新技术。

针对当前多数高等院校的教学实际展开。

16位内容删繁就简，突出基本原理和技术，32位新技术放在最后一章展开。

包括微机原理、汇编语言及接口技术三部分内容，可适应不同学校或专业的各种教学计划，适合作为“汇编语言与接口技术”、“微机原理与汇编语言”、“微机原理及接口技术”等课程的教材。

提供丰富的教学资源。

作者为《高等院校计算机教材系列：16/32位微机原理、汇编语言及接口技术教程》专门开辟了“大学微机技术系列课程教学辅助网站”其中包含丰富的教学资源，帮助读者牢固掌握所学内容。

书籍目录

前言第1章 微型计算机系统概述1.1 微型计算机的发展1.1.1 通用微处理器1.1.2 专用微处理器1.1.3 摩尔定律1.2 微型计算机的系统组成1.2.1 冯·诺伊曼计算机结构1.2.2 微型计算机的硬件组成1.2.3 IBMPC系列机结构1.2.4 微型计算机的软件系统1.3 计算机中的数据表示1.3.1 数值的编码1.3.2 字符的编码习题第2章 微处理器指令系统2.1 微处理器的内部结构2.1.1 微处理器的基本结构2.1.2 8088 / 8086的功能结构2.1.3 8088 / 8086的寄存器结构2.1.4 8088 / 8086的存储器结构2.2 8088 / 8086的寻址方式2.2.1 立即数寻址方式2.2.2 寄存器寻址方式2.2.3 存储器寻址方式2.3 数据传送类指令2.3.1 通用数据传送指令2.3.2 堆栈操作指令2.3.3 标志操作指令2.3.4 地址传送指令2.4 算术运算类指令2.4.1 加法和减法指令2.4.2 符号扩展指令2.4.3 乘法和除法指令2.4.4 十进制调整指令2.5 位操作类指令2.5.1 逻辑运算指令2.5.2 移位指令2.5.3 循环移位指令2.6 控制转移类指令2.6.1 无条件转移指令2.6.2 条件转移指令2.6.3 循环指令2.6.4 子程序指令2.6.5 中断指令和系统功能调用2.7 处理器控制类指令习题第3章 汇编语言程序设计3.1 汇编语言的源程序格式3.2 常量、变量和属性3.2.1 常量3.2.2 变量3.2.3 名字和标号的属性3.3 顺序程序设计3.4 分支程序设计3.5 循环程序设计3.5.1 计数控制循环3.5.2 条件控制循环3.5.3 串操作类指令3.6 子程序设计3.6.1 过程定义和子程序编写3.6.2 用寄存器传递参数3.6.3 用共享变量传递参数3.6.4 用堆栈传递参数3.6.5 子程序模块3.6.6 子程序库3.7 宏汇编习题第4章 微机总线4.1 总线技术4.1.1 总线类型4.1.2 总线的数据传输4.2 8088的引脚信号4.2.1 8088的两种组态模式4.2.2 地址 / 数据信号4.2.3 读写控制信号4.2.4 其他控制信号4.3 8088的总线时序4.3.1 写总线周期4.3.2 读总线周期4.4 8086和80286的引脚4.5 微机系统总线4.5.1 IBMPC总线4.5.2 ISA总线习题第5章 主存储器5.1 半导体存储器5.1.1 半导体存储器的分类5.1.2 半导体存储器芯片的结构5.1.3 半导体存储器的主要技术指标5.2 随机存取存储器5.2.1 SRAM5.2.2 DRAM5.3 只读存储器5.3.1 EPROM5.3.2 EEPROM5.3.3 FlashMemory5.4 半导体存储器的连接5.4.1 存储器芯片的地址译码5.4.2 存储容量的扩充习题第6章 输入输出接口6.1 I / O接口概述6.1.1 I / O接口的典型结构6.1.2 I / O端口的编址6.1.3 输入输出指令6.1.4 外设与主机的数据传输方式6.2 无条件传送6.3 查询传送6.4 中断传送6.4.1 中断传送的工作过程6.4.2 中断优先级管理6.5 DMA传送习题第7章 中断控制接口7.1 8088中断系统7.1.1 8088的中断类型7.1.2 8088的中断响应过程7.1.3 8088的中断向量表7.2 内部中断服务程序7.3 8259A中断控制器7.3.1 8259A的内部结构和引脚7.3.2 8259A的中断过程7.3.3 8259A的工作方式7.3.4 8259A的编程7.4 8259A在IBMPC系列机上的应用7.5 外部中断服务程序7.6 驻留中断服务程序习题第8章 定时计数控制接口8.1 8253 / 8254定时计数器8.1.1 8253 / 8254的内部结构和引脚8.1.2 8253 / 8254的工作方式8.1.3 8253 / 8254的编程8.2 8253 / 8254在IBMPC系列机上的应用8.2.1 定时中断和定时刷新8.2.2 扬声器控制8.2.3 可编程硬件延时8.3 扩充定时计数器的应用习题.....附录参考文献

章节摘录

版权页：插图：重排序缓冲器将执行阶段与退出阶段分离，它也被分区，每个逻辑处理器可以使用一半项目。

3) 退出逻辑跟踪两个逻辑处理器可以退出的微操作，并在两个逻辑处理器之间交替以程序顺序退出微操作。

如果一个逻辑处理器没有可以退出的微操作，另一个逻辑处理器就使用全部的退出带宽。

两个逻辑处理器保持各自状态，共享几乎所有执行资源，保证了以最小的花费实现超线程。

同时超线程还保证即使一个逻辑处理器被阻塞或不活动时，另一个逻辑处理器能够继续处理，并使用全部处理能力。

而这些目标的实现得益于有效的逻辑处理器选择算法、创建性的区域划分和许多关键资源的重组算法。

2. 单芯片多处理器技术实现线程级并行的另一个方式是单芯片多处理器技术，它是在一个芯片上制作多个处理器，而不是在一个处理器中仅复制结构状态，形成逻辑上的多处理器。

指令流水线让处理器重叠执行多条指令，超标量处理器利用多条指令流水线同时执行多条指令，多处理器（Multiprocessors）系统则使用多个处理器并行执行多个进程或线程。

多核（Multi-core）技术将多个处理器核心集成在一个半导体芯片上构成多处理器系统。

多核技术在一个物理封装内制作了两个或多个处理器执行核心，使多个处理器耦合得更加紧密，同时共享系统总线、主存等资源，可以有效地执行多线程的应用程序。

英特尔多核处理器基于不同的微结构有多种形式。

例如，Intel Pentium 至尊版处理器是第一个引入多核技术的 IA-32 系列处理器，有两个物理处理器核心，每个处理器核心都包含超线程技术，共支持 4 个逻辑处理器，如图 13-15a 所示。

Intel Pentium D 处理器提供两个处理器核心，但不支持超线程技术，如图 13.1 5b 所示。

这些是基于 NetBurst 微结构实现的多核技术。

Intel Core：Duo 处理器是基于 Pentium M 微结构的多核处理器。

英特尔酷睿系列处理器才是基于 Intel Core 微结构的多核处理器，、双核共享 L2 Cache。

编辑推荐

《16/32位微机原理、汇编语言及接口技术教程》特点：全面论述了微型计算机的基本系统，微处理器内部结构、指令系统和汇编语言程序设计，微处理器外部特性，存储器系统，输入输出接口，总线及总线接口，典型的接口芯片及与它们相关联的控制接口技术，还论述了32位Intel80x86微处理器和32位微机的新技术。

针对当前多数高等院校的教学实际展开。

16位内容删繁就简，突出基本原理和技术，32位新技术放在最后一章展开。

包括微机原理、汇编语言及接口技术三部分内容，可适应不同学校或专业的各种教学计划，适合作为"汇编语言与接口技术"、"微机原理与汇编语言"、"微机原理及接口技术"等课程的教材。

提供丰富的教学资源。

作者为《16/32位微机原理、汇编语言及接口技术教程》专门开辟了"大学微机技术系列课程教学辅助网站"其中包含丰富的教学资源，帮助读者牢固掌握所学内容。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>