

<<数字电路与逻辑设计>>

图书基本信息

书名：<<数字电路与逻辑设计>>

13位ISBN编号：9787115172402

10位ISBN编号：7115172404

出版时间：2008-3

出版时间：人民邮电出版社

作者：邹虹 编

页数：340

字数：532000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字电路与逻辑设计>>

内容概要

“数字电路与逻辑设计”是高等学校理工科专业一门重要的专业基础课。

全书共9章，系统介绍了数字电路的基本理论、逻辑分析和设计的基本方法。

主要内容有数字逻辑基础、逻辑门电路、组合逻辑电路、集成触发器、时序逻辑电路、硬件描述语言（VHDL）、半导体存储器和可编程逻辑器件、D/A和A/D转换、脉冲电路等。

? 本书紧扣教学大纲，内容系统全面，章节编排合理，概念清晰，注重应用，语言流畅，可读性强。

各章末附有适量习题，书末有附录。

? 本书可作为高等学校理工科通信、电子信息、计算机、自动化等专业的教科书，也可作为研究生入学考试的辅导教材和有关工程技术人员的参考书。

<<数字电路与逻辑设计>>

书籍目录

第1章 数字逻辑基础	1.1 引论	1.1.1 数字电路的由来及发展	1.1.2 模拟/数字信号
1.1.3 数字电路的特点	1.1.4 数字集成电路的分类	1.2 数制和编码	1.2.1 数制
1.2.2 不同数制间的转换	1.2.3 常用编码	1.3 逻辑代数	1.3.1 三种基本逻辑关系
1.3.2 复合逻辑关系	1.3.3 逻辑代数的基本公式、三个规则和常用公式	习题	第2章 逻辑门电路
1.3.4 逻辑函数及其表示方法	1.3.5 逻辑函数的化简方法	2.1 晶体三极管反相器	2.1.1 晶体三极管反相器的工作原理
2.1 晶体三极管反相器	2.1.1 晶体三极管反相器的工作原理	2.1.2 晶体三极管反相器输出波形的改善	2.1.3 晶体管反相器的负载能力
2.1.3 晶体管反相器的负载能力	2.2 TTL集成逻辑门	2.2.1 TTL与非门的典型电路及工作原理	2.2.2 TTL与非门的主要外特性及参数
2.2.1 TTL与非门的典型电路及工作原理	2.2.2 TTL与非门的主要外特性及参数	2.2.3 TTL集成门电路使用注意事项	2.2.4 TTL与非门的改进电路
2.2.2 TTL与非门的主要外特性及参数	2.2.3 TTL集成门电路使用注意事项	2.2.4 TTL与非门的改进电路	2.2.5 其他类型的TTL门电路
2.2.3 TTL集成门电路使用注意事项	2.3 发射极耦合逻辑门(ECL)	2.3.1 电路的基本结构	2.3.2 ECL门的工作特点
2.2.4 TTL与非门的改进电路	2.3.1 电路的基本结构	2.3.2 ECL门的工作特点	2.4 MOS集成门
2.2.5 其他类型的TTL门电路	2.4.1 MOS反相器	2.4.2 NMOS门电路	2.4.3 CMOS门电路
2.3 发射极耦合逻辑门(ECL)	2.4.1 MOS反相器	2.4.2 NMOS门电路	2.4.3 CMOS门电路
2.3.1 电路的基本结构	2.4.2 NMOS门电路	2.4.3 CMOS门电路	2.4.4 CMOS集成电路使用注意事项
2.3.2 ECL门的工作特点	习题	第3章 组合逻辑电路	3.1 用传统方法分析和设计组合逻辑电路
2.4 MOS集成门	3.1.1 组合逻辑电路分析	3.1.2 组合逻辑电路设计	3.2 中规模组合逻辑电路
2.4.1 MOS反相器	3.1.1 组合逻辑电路分析	3.1.2 组合逻辑电路设计	3.2 中规模组合逻辑电路
2.4.2 NMOS门电路	3.2.1 编码器	3.2.2 译码器	3.2.3 数据选择器和数据分配器
2.4.3 CMOS门电路	3.2.1 编码器	3.2.2 译码器	3.2.3 数据选择器和数据分配器
2.4.4 CMOS集成电路使用注意事项	3.2.2 译码器	3.2.3 数据选择器和数据分配器	3.2.4 运算电路(加法器)
习题	3.2.3 数据选择器和数据分配器	3.2.4 运算电路(加法器)	3.2.5 数值比较器
第3章 组合逻辑电路	3.2.4 运算电路(加法器)	3.2.5 数值比较器	3.2.6 奇偶校验器
3.1 用传统方法分析和设计组合逻辑电路	3.2.5 数值比较器	3.2.6 奇偶校验器	3.3 用中规模集成器件实现组合逻辑电路
3.1.1 组合逻辑电路分析	3.2.6 奇偶校验器	3.3 用中规模集成器件实现组合逻辑电路	3.3.1 用数据选择器实现组合逻辑电路
3.1.2 组合逻辑电路设计	3.3 用中规模集成器件实现组合逻辑电路	3.3.1 用数据选择器实现组合逻辑电路	3.3.2 用译码器实现组合逻辑电路
3.2 中规模组合逻辑电路	3.3.1 用数据选择器实现组合逻辑电路	3.3.2 用译码器实现组合逻辑电路	3.3.3 用全加器实现组合逻辑电路
3.2.1 编码器	3.3.2 用译码器实现组合逻辑电路	3.3.3 用全加器实现组合逻辑电路	3.4 组合逻辑电路中的竞争冒险现象
3.2.2 译码器	3.3.3 用全加器实现组合逻辑电路	3.4 组合逻辑电路中的竞争冒险现象	3.4.1 产生竞争冒险的原因
3.2.3 数据选择器和数据分配器	3.4 组合逻辑电路中的竞争冒险现象	3.4.1 产生竞争冒险的原因	3.4.2 消除竞争冒险的方法
3.2.4 运算电路(加法器)	3.4.1 产生竞争冒险的原因	3.4.2 消除竞争冒险的方法	习题
3.2.5 数值比较器	3.4.2 消除竞争冒险的方法	习题	第4章 集成触发器
3.2.6 奇偶校验器	习题	第4章 集成触发器	第5章 时序逻辑电路
3.3 用中规模集成器件实现组合逻辑电路	第4章 集成触发器	第5章 时序逻辑电路	第6章 硬件描述语言(VHDL)
3.3.1 用数据选择器实现组合逻辑电路	第5章 时序逻辑电路	第6章 硬件描述语言(VHDL)	第7章 半导体存储器和可编程逻辑器件
3.3.2 用译码器实现组合逻辑电路	第6章 硬件描述语言(VHDL)	第7章 半导体存储器和可编程逻辑器件	第8章 D/A和A/D转换
3.3.3 用全加器实现组合逻辑电路	第7章 半导体存储器和可编程逻辑器件	第8章 D/A和A/D转换	第9章 脉冲电路
3.4 组合逻辑电路中的竞争冒险现象	第8章 D/A和A/D转换	第9章 脉冲电路	附录A 常用基本逻辑单元国标符号与非国标符号对照表
3.4.1 产生竞争冒险的原因	第9章 脉冲电路	附录A 常用基本逻辑单元国标符号与非国标符号对照表	附录B 半导体集成电路型号命名法
3.4.2 消除竞争冒险的方法	附录A 常用基本逻辑单元国标符号与非国标符号对照表	附录B 半导体集成电路型号命名法	附录C 常用中、小规模集成电路产品型号索引
习题	附录B 半导体集成电路型号命名法	附录C 常用中、小规模集成电路产品型号索引	参考文献

<<数字电路与逻辑设计>>

编辑推荐

《普通高等院校电子信息类系列教材·数字电路与逻辑设计》可作为高等学校理工科通信、电子信息、计算机、自动化等专业的教科书，也可作为研究生入学考试的辅导教材和有关工程技术人员的参考书。

<<数字电路与逻辑设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>