第一图书网, tushu007.com

<<基于Verilog HDL的FPGA设>>

图书基本信息

书名：<<基于Verilog HDL的FPGA设计与工程应用>>

13位ISBN编号：9787115211323

10位ISBN编号：7115211329

出版时间：2009-10

出版时间：人民邮电出版社

作者：徐洋 等著

页数：404

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：http://www.tushu007.com

前言

FPGA（Field Programmable Gate Array）即现场可编程门阵列，它是在PAL、GAL、EPLD等可编程器件的基础上进一步发展的产物。
FPGA是作为专用集成电路（ASIC）领域中的一种半定制电路而出现的，既解决了定制电路的不足，又克服了原有可编程器件门电路数有限的缺点。
FPGA使用非常灵活，同一片FPGA通过不同的编程数据可以产生不同的电路功能。
FPGA在通信、数据处理、网络、仪器、工业控制、军事和航空航天等众多领域得到了广泛应用。
随着功耗和成本的进一步降低，FPGA还将进入更多的应用领域。
2010年，中国将成为全球最大的半导体市场，未来产业界会更加大规模的采用FPGA实现各种简单复杂的数字逻辑。
同时，对于熟练掌握FPGA开发的工程师的需求也会越来越多。
目前整个电子行业都急需能熟练掌握FPGA系统设计与应用的人才，这类职位也都属于高薪层次。
因此，既系统介绍FPGA基础知识，又深入介绍FPGA设计及开发要领的真正实用书籍成为市场的迫印需求，编者正是基于这种需求组织了本书。
本书的特点如下：本书从FPGA的基本结构到Vetilog HDL设计语言，从硬件设计到SOPC系统开发，从理论基础到工程案例实践，为初学的读者解决了学会FPGA直到会进行应用设计的学习目标。
本书详细讲解了FPGA的硬件设计，包括原理图以及PCB的绘制，这对于需要使用FPGA的硬件工程师是很有帮助的。
本书通过具体的详细工程实例介绍了FPGA的从硬件到固件再到软件的整个设计过程，对于需要实际使用FPGA的开发人员有较高的实用和参考价值。
深入浅出地介绍FPGA的设计方法和技巧，并给出了大量的FPGA设计实例，从最简单的组合逻辑门电路设计，到使用Vetilog HDL设计IP核和使用Nios II等软核构建S（）PC系统。
本书部分代码可在http：／／www.ptpress.com.cn处下载。
本书由徐洋、黄智宇、李彦、陈卓主编。
FPGA技术发展迅速，应用广泛，由于时间紧迫，疏漏之处在所难免，敬请读者批评指正（可以发邮件至book_better@sina.cm）。

内容概要

本书结合作者多年工作经验，系统地介绍了FPGA的基本设计方法。
在介绍FPGA/CPLD概念的基础上，本书还介绍了Altera公司和Xilinx公司主流FPGA/CPLD的结构与特点。
本书详细讲解了FPGA应用开发的方方面面，主要涵盖以下内容：初级篇内容包括Verilog HDL语言基础，Altera公司FPGA设计工具Quartus II软件综述，FPGA组合逻辑设计技术等，高级篇内容包括FPGA的硬件设计技术，基于Nios II的SOPC系统设计，NiosII SOPC系统设计实例，系统时序逻辑设计技术以及基于FPGA的IP核设计技术。
本书可作为FPGA工程师和IC工程师的实用工具参考书，也可作为各大专院校通信工程、电子工程、微电子与半导体等专业的教程。

书籍目录

第1章 PLD/FPGA简介 1.1 可编程逻辑器件简介 1.2 可编程逻辑器件的发展历史 1.3 FPGA/CPLD的基本结构 1.3.1 FPGA的基本结构 1.3.2 CPLD的基本结构 1.3.3 FPGA和CPLD的比较 1.4 FPGA/CPLD的设计流程 1.4.1 PLD开发软件 1.4.2 PLD/FPGA的分类和使用 1.5 小结 第2章 Verilog HDL介绍 2.1 硬件描述语言简介 2.1.1 Verilog HDL的特点 2.1.2 Verilog HDL的设计流程简介 2.2 Verilog模块的基本概念和结构 2.2.1 Verilog模块的基本概念 2.2.2 Verilog HDL模块的基本结构 2.3 数据类型及其常量及变量 2.4 运算符及表达式 2.4.1 算术运算符 2.4.2 关系运算符 2.4.3 逻辑运算符 2.4.4 按位逻辑运算符 2.4.5 条件运算符 2.4.6 移位运算符 2.4.7 拼接运算符 2.4.8 缩减运算符 2.5 条件语句和循环语句 2.5.1 条件语句 2.5.2 case 语句 2.5.3 while语句 2.5.4 for语句 2.6 结构说明语句 2.6.1 initial语句 2.6.2 always语句 2.6.3 task和function语句 2.7 系统函数和任务 2.7.1 标准输出任务 2.7.2 仿真控制任务 2.7.3 时间度量系统函数 2.7.4 文件管理任务 2.8 小结 第3章 Altera FPGA设计 3.1 Altera高密度FPGA 3.1.1 主流高端FPGA——Stratix系列 3.1.2 内嵌高速串行收发器的FPGA Stratix GX系列 3.2 Altera的Cyclone系列低成本FPGA 3.2.1 新型可编程架构 3.2.2 嵌入式存储资源 3.2.3 专用外部存储接口电路 3.2.4 支持的接口和协议 3.2.5 锁相环的实现 3.2.6 I/O特性 3.2.7 Nios II嵌入式处理器 3.2.8 配置方案 3.3 Altera的MAX II系列CPLD器件 3.4 Quartus II软件综述 3.4.1 Quartus II软件的特点及支持的器件 3.4.2 Quartus II软件的工具及功能简介 3.4.3 Quartus II软件的用户界面 3.5 设计输入 3.5.1 建立工程 3.5.2 建立设计 3.6 综合 3.7 布局布线 3.8 仿真 3.9 编程与配置 3.10 小结第4章 FPGA组合逻辑第5章 FPGA的硬件设计技术第6章 基于Nios II的SOPC系统设计第7章 Nios II的SOPC系统的设计实例第8章 系统时序逻辑设计技术第9章 基于FPGA的IP核设计技术第10章 FPGA的数据采集系统设计第11章 基于FPGA的硬件回路仿真器设计附录SPIIP核代码

章节摘录

插图：Quartus II软件的TimeQuest时序分析器和标准时序分析器可以用于分析设计中的所有逻辑，并有助于指导Fitter达到设计中的时序要求。
用户可以使用时序分析器产生的信息来分析、调试并验证设计中的时序要求，还可以使用快速时序模型进行时序分析，验证最佳情况（最快速度登记的最小延时）条件下的时序。
默认情况下，时序分析作为全编译的一部分自动运行，它观察和报告时序信息，如建立时间、保持时间、时钟至输出延时、最大时钟频率以及设计的其他时序特性，可以使用时序分析生成的信息分析、调试和验证设计的时序性能。
5. 仿真工具QuaRtus II提供了Simulator工具对设计进行功能仿真和时序仿真。
功能仿真主要验证电路功能是否符合设计要求；时序仿真包含延时信息，它能较好地反映芯片的设计工作情况。
除了可以使用Quartus II集成的Simulator工具外，也可以利用第三方工具对设计进行仿真。
6. 编程／配置工具使用Quartus II软件成功编译工程之后，可以对Altera器件进行编程或配置。
Quartus II Compiler.的Assembler模块可以生成编程文件，结合Altera编程硬件，Quartus II Programmer工具可以对器件进行编程或配置。
此外，还可以使用Quartus II Programmer的独立版本对器件进行编程和配置。
7. 其他工具除了上述提到的工具外，Quartus II还提供了诸多的工具，如时序收敛工具、PowerPlay功耗分析工具、SignalTap II逻辑分析器和工程更改管理工具等。
这些工具可以为系统的设计、调试和优化以及工程的管理提供强大的支持和帮助。
此外，系统设计包括SOPC Builder和DSP Builder组建。
Quartus II与soPCBuilder.一起为建立SOPC设计提供标准化的图形环境。
其中，SOPC由CPU、存储器接口、标准外围设备和用户自定义的外围设备等组件组成。
SOPC Builder允许选择和白定义系统模块的各个组件和接口，它将这些组件组合起来，生成对这些组件进行实例化的单个系统模块，并自动生成必要的总线逻辑。
DSP Builder.可帮助用户在易于算法应用的开发环境中建立DSP设计的硬件表示，缩短了DSP设计周期。
除了Quartus II软件集成的上述工具外,Quartus II软件还提供第三方工具的链接。

编辑推荐

《基于Verilog HDL的FPGA设计与工程应用》从FPGA的基本结构到Verilog HDL设计语言，从硬件设计到SOPC系统开发，从FPGA的设计方法到各种技巧，从组合逻辑门电路设计到IP核设计和SOPC系统构建。

第一图书网, tushu007.com

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:http://www.tushu007.com