

<<Verilog HDL语言及数字系统设计>>

图书基本信息

书名：<<Verilog HDL语言及数字系统设计>>

13位ISBN编号：9787118079036

10位ISBN编号：7118079030

出版时间：2012-2

出版时间：国防工业出版社

作者：李景华，杜玉远 主编

页数：252

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<Verilog HDL语言及数字系统设>>

内容概要

《verilog hdl语言及数字系统设计》在介绍eda技术相关内容的基础上，讲述了verilog hdl语言及采用verilog hdl语言设计并实现数字逻辑电路和数字系统的方法。内容包括典型cpld和fpga器件的结构特点、verilog hdl语言、典型verilog hdl程序设计、典型数字系统设计、risc处理器设计方法和quaaus 10.1开发系统。全书以verilog语言为基础，结合典型的设计例程和典型的数字系统，由浅入深地讲述了veilog语言的设计方法。通过全面细致地剖析risc处理器的过程，讲述了复杂数字系统的设计方法。

《verilog hdl语言及数字系统设计》可作为高等学校电子信息工程、电子科学与技术、通信工程，计算机科学与技术、电子信息工程、自动控制等专业的本科生和相关专业研究生的教科书或参考教材，也可作为电子系统的工程设计人员和其他相关人员的自学参考书。

《verilog hdl语言及数字系统设计》还可以为授课教师免费提供结合本书内容的、图文并茂的教学课件。

书籍目录

第1章 可编程逻辑器件和eda技术

- 1.1 eda技术的主要特征
- 1.2 eda技术的设计方法
- 1.3 可编程逻辑器件简介
- 1.4 可编程逻辑器件的设计
- 1.5 可编程逻辑器件的选型
- 1.6 1p核简介
- 1.7 eda技术的发展趋势

第2章 verilog hdl

- 2.1 verilog hdl基本概念
- 2.2 verilog hdl的基本要素
- 2.3 行为描述
- 2.4 数据流描述
- 2.5 结构描述

第3章 典型vedlog hdl的设计实例

- 3.1 组合逻辑电路的设计
- 3.2 时序逻辑电路的设计
- 3.3 有限状态机的设计
- 3.4 存储畏的设计

第4章 典型数字系统的分析与设计

- 4.1 数字系统概述
- 4.2 数码管动态显示扫描电路原理及设计
- 4.3 乘法器的原理及设计
- 4.4 除法器的原理及设计方法
- 4.5 简易cpu的工作原理及设计方法
- 4.6 交通信号灯控制器的原理及设计
- 4.7 数字频率计的原理及设计
- 4.8 数字信号发生器的原理及设计

第5章 risc处理器的设计

- 5.1 支持risc处理器的器件
- 5.2 risc处理器的原理
- 5.3 risc处理器指令系统
- 5.4 risc处理器的设计

第6章 quartus ii 10.1开发系统

- 6.1 quartus ii 10.1开发系统简介
- 6.2 设计输入
- 6.3 综合与编程
- 6.4 设计仿真
- 6.5 siglaltap ii逻辑分析器
- 6.6 设计实例

参考文献

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>