

<<基于Quartus2的FPGA (平装)>>

图书基本信息

书名：<<基于Quartus2的FPGA (平装)>>

13位ISBN编号：9787121023873

10位ISBN编号：7121023873

出版时间：2006-4

出版时间：电子工业出版社

作者：李洪伟

页数：281

字数：464000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<基于Quartus2的FPGA (平装)>>

内容概要

目前，CPLD/FPGA被广泛应用于家电、工控、通信、军工、航天等诸多领域。

本书简单介绍了CPLD/FPGA的基本结构和原理。

在此基础上，详细地介绍了FPGA主要生产厂商 Altera公司的FPGA器件，重点讲述了Altera公司的设计工具Quartus 4.0软件；论述了FPGA的设计输入、仿真验证和综合实现以及器件编程。

本书共分三部分，第一部分为CPLD/FPGA器件及Altera公司的开发软件；第二部分为VHDL语言，可供读者学习硬件描述语言，也可作为实际设计的参考；第三部分为设计进阶部分，讲述了几个大型示例。

该书图文并茂，提供了丰富的VHDL实例，适合初学者使用，可作为数字电路设计课程的教学参考书，也可供数字电路设计人员的自学参考之用。

<<基于Quartus2的FPGA (平装)>>

书籍目录

第1章 可编程器件及EDA工具概述	1.1 可编程器件及其特征	1.1.1 CPLD	1.1.2 FPGA	1.2 EDA技术简介及开发软件	
	1.2.1 EDA技术	1.2.2 开发软件	1.3 小结	第2章 Quartus II软件简介	
2.1 Quartus II概述	2.2 设计软件	2.3 Quartus II系统特点总览	2.4 Quartus II系统配置与安装	2.5 Quartus II集成工具及其基本功能	
2.6 小结	第3章 Quartus II设计指南				
3.1 Quartus II软件的应用概述	3.2 创建Quartus II工程	3.3 多种设计输入方式	3.3.1 文本编辑--ALDL, VHDL, Verilog HDL	3.3.2 图形设计输入	
3.4 建立文本编辑文件	3.5 设计综合	3.6 引脚分配	3.7 仿真验证	3.8 时序分析	
3.8.1 时序分析基本参数	3.8.2 指定时序要求	3.8.3 完成时序分析	3.8.4 查看时序分析结果	3.9 编程和配置	
3.10 SignalTap II逻辑分析仪的使用	3.10.1 在设计中建立SignalTap II逻辑分析仪	3.10.2 利用MegaWizard Plug-In Manager建立SignalTap II逻辑分析仪的器件编程	3.10.3 SignalTap II逻辑分析仪的器件编程	3.10.4 查看SignalTap II采样数据	
3.11 实例 一个带清零和计数使能功能的模可变计数器设计	第4章 硬件描述语言 (HDL) 简介				
4.1 HDL发展	4.2 几种具有代表性的HDL语言	4.2.1 VHDL	4.2.2 Verilog HDL	4.2.3 Superlog	
4.2.4 SystemC	4.3 各种HDL语言的体系结构和设计方法	4.3.1 SystemC	4.3.2 Superlog	4.3.3 Verilog和VHDL在各方面的比较	
4.4 目前可行的可行策略和方式	4.5 未来发展和技术方向	4.6 国内发展的战略选择	4.7 特点	4.8 VHDL设计流程	
4.9 小结	第5章 VHDL程序的基本结构				
5.1 实体	5.2 构造体及其子结构描述	5.2.1 构造体	5.2.2 VHDL子结构描述	5.3 库与包集合及配置	
5.3.1 库 (Library)	5.3.2 包集合 (Package)	5.3.3 配置 (Configuration)	5.4 小结	第6章 用Quartus II设计常用电路	
6.1 组合逻辑电路设计	6.1.1 用VHDL描述的译码器	6.1.2 用VHDL描述的编码器	6.1.3 乘法器	6.2 时序逻辑电路设计	6.2.1 D触发器 (DFF)
6.2.2 寄存器和锁存器	6.2.3 分频器	6.3 存储器设计	6.3.1 ROM只读存储器	6.3.2 随机存储器RAM	6.3.3 FIFO
6.4 有限状态机	6.4.1 有限状态机的描述	6.4.2 状态机的应用设计举例--空调控制系统有限状态	6.5 基于Quartus II的其他设计示例	6.5.1 双向数据总线--利用三态门构造	6.5.2 锁相环路 (PLL)
6.6 小结	第7章 基于Quartus II的数字电路系统设计				
7.1 实例一 按键去抖动设计	7.2 实例二 单片机和FPGA接口逻辑设计	7.3 实例三 交通控制灯	7.3.1 设计要求	7.3.2 设计说明	7.3.3 设计模块
7.4 实例四 数字秒表的设计	7.4.1 设计要求 (秒表的功能描述)	7.4.2 模块功能划分	7.4.3 设计实现、仿真波形和说明	7.4.4 秒表显示模块	7.5 实例五 闹钟系统的设计
7.5.1 闹钟系统的设计要求及设计思路	7.5.2 闹钟系统的译码器的设计	7.5.3 闹钟系统的移位寄存器的设计	7.5.4 闹钟系统的闹钟寄存器和时间计数器的设计	7.5.5 闹钟系统的显示驱动器的设计	7.5.6 闹钟系统的分频器的设计
7.5.7 闹钟系统的整体组装	7.6 实例六 数字密码锁设计	7.6.1 设计要求	7.6.2 输入、输出端口描述	7.6.3 模块划分	7.6.4 设计VHDL源程序
7.7 实例七 数字出租车计费器设计	7.7.1 设计说明	7.7.2 顶层设计	7.7.3 功能子模块设计	7.8 实例八 IIC总线通信接口	7.8.1 设计说明
7.8.2 VHDL设计源程序	7.8.3 时序仿真结果及说明	第8章 MC8051单片机设计			
8.1 MC8051单片机电路设计概述	8.1.1 主要设计特色	8.1.2 8051总体结构和设计文件说明	8.1.3 各个模块说明	8.2 MC8051程序包	8.3 MC8051内核的设计
8.4 定时计数器模块	8.5 串口模块	8.6 控制模块	8.7 算术逻辑模块	8.8 小结	附录
附录A VHDL快速查阅	A-1 保留字	A-2 VHDL语法参考	附录B 标准逻辑包 (Standard Logic Package)	附录C VHDL学习资源	参考文献

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>