

<<数字设计>>

图书基本信息

书名：<<数字设计>>

13位ISBN编号：9787121068959

10位ISBN编号：7121068958

出版时间：2008-7

出版时间：电子工业出版社

作者：M.Morris Mano , Michael D.Cilett

页数：608

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字设计>>

内容概要

一本系统介绍数字电路设计的权威教材，旨在教会读者关于数字设计的基本概念。全书共分12章，内容涉及数字系统和二进制数、布尔代数与逻辑门、门级最小化、组合逻辑、同步顺序逻辑、寄存器和计数器、存储器和可编程逻辑、寄存器传输级设计、异步顺序逻辑、数字集成电路、标准IC和FPGA实验、标准图形符号等。

全书结构严谨，内容深入浅出，紧密联系实际，教辅资料齐全。

《国外电子与通信教材系列·数字设计（第4版）（英文版）》可作为电气工程、电子工程、通信工程和计算机工程或计算机科学等相关专业的教科书，也可作为电子设计工程师的参考书。

<<数字设计>>

书籍目录

1. Digital Systems and Binary Numbers. 1.1 Digital Systems 1.2 Binary Numbers 1.3 Number-Base Conversions 1.4 Octal and Hexadecimal Numbers 1.5 Complements 1.6 Signed Binary Numbers 1.7 Binary Codes 1.8 Binary Storage and Registers 1.9 Binary Logic

2 Boolean Algebra and Logic Gates 2.1 Introduction 2.2 Basic Definitions 2.3 Axiomatic Definition of Boolean Algebra 2.4 Basic Theorems and Properties of Boolean Algebra 2.5 Boolean Functions 2.6 Canonical and Standard Forms 2.7 Other Logic Operations 2.8 Digital Logic Gates 2.9 Integrated Circuits

3 Gate-Level Minimization 3.1 Introduction 3.2 The Map Method 3.3 Four-Variable Map 3.4 Five-Variable Map 3.5 Product-of-Sums Simplification 3.6 Don't-Care Conditions 3.7 NAND and NOR Implementation 3.8 Other Two-Level Implementations 3.9 Exclusive-OR Function 3.10 Hardware Description Language

4 Combinational Logic 4.1 Introduction 4.2 Combinational Circuits 4.3 Analysis Procedure 4.4 Design Procedure 4.5 Binary Adder-Subtractor 4.6 Decimal Adder 4.7 Binary Multiplier 4.8 Magnitude Comparator 4.9 Decoders 4.10 Encoders 4.11 Multiplexers 4.12 HDL Models of Combinational Circuits

5 Synchronous Sequential Logic 5.1 Introduction 5.2 Sequential Circuits 5.3 Storage Elements : Latches 5.4 Storage Elements : Flip-Flops 5.5 Analysis of Clocked Sequential Circuits 5.6 Synthesizable HDL Models of Sequential Circuits 5.7 State Reduction and Assignment 5.8 Design Procedure

6 Registers and Counters 6.1 Registers 6.2 Shift Registers... 6.3 Memory and Programmable Logic 6.4 Design at the Register Transfer Level 6.5 Asynchronous Sequential Logic 6.6 Digital Integrated Circuits 6.7 Laboratory Experiments with Standard ICs and FPGAs 6.8 Standard Graphic Symbols 6.9 Answers to Selected Problems 6.10 Index

<<数字设计>>

编辑推荐

保留了前一版中经检验的经典内容，根据IEEE标准1364-2001及1364-2005，为确保所有的示例符合数字硬件建模的实践要求，更新和扩充了有关Verilog HDL的内容，适用于初学者和中高级读者，例题与习题丰富，并在书末给出了部分习题的答案，教辅支持材料齐全。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>