

<<信号完整性指南>>

图书基本信息

书名：<<信号完整性指南>>

13位ISBN编号：9787121105975

10位ISBN编号：7121105977

出版时间：2010-4

出版时间：电子工业

作者：(英)劳迪//爱尔兰//艾德兰德|译者:阎照文

页数：329

译者：阎照文

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<信号完整性指南>>

前言

2001年7月间，电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师，商量引进国外教材问题。

与会同志对出版社提出的计划十分赞同，大家认为，这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。

编写、出版一本好的教材，意味着开设了一门好的课程，甚至可能预示着一个崭新学科的诞生。

20世纪40年代MIT林肯实验室出版的一套28本雷达丛书，对近代电子学科、特别是对雷达技术的推动作用，就是一个很好的例子。

我国领导部门对教材建设一直非常重视。

20世纪80年代，在原教委教材编审委员会的领导下，汇集了高等院校几百位富有教学经验的专家，编写、出版了一大批教材；很多院校还根据学校的特点和需要，陆续编写了大量的讲义和参考书。

这些教材对高校的教学工作发挥了极好的作用。

近年来，随着教学改革不断深入和科学技术的飞速进步，有的教材内容已比较陈旧、落后，难以适应教学的要求，特别是在电子学和通信技术发展神速、可以讲是日新月异的今天，如何适应这种情况，更是一个必须认真考虑的问题。

解决这个问题，除了依靠高校的老师 and 专家撰写新的符合要求的教科书外，引进和出版一些国外优秀电子与通信教材，尤其是有选择地引进一批英文原版教材，是会有好处的。

一年多来，电子工业出版社为此做了很多工作。

他们成立了一个“国外电子与通信教材系列”项目组，选派了富有经验的业务骨干负责有关工作，收集了230余种通信教材和参考书的详细资料，调来了100余种原版教材样书，依靠由20余位专家组成的出版委员会，从中精选了40多种，内容丰富，覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面，既可作为通信专业本科生和研究生的教学用书，也可作为有关专业人员的参考材料。

此外，这批教材，有的翻译为中文，还有部分教材直接影印出版，以供教师用英语直接授课。

希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里，我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。

各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度，充分体现了中国教育工作者和出版工作者的良好美德。

随着我国经济建设的发展和科学技术的不断进步，对高校教学工作会不断提出新的要求和希望。

我想，无论如何，要做好引进国外教材的工作，一定要联系我国的实际。

教材和学术专著不同，既要注意科学性、学术性，也要重视可读性，要深入浅出，便于读者自学；引进的教材要适应高校教学改革的需要，针对目前一些教材内容较为陈旧的问题，有目的地引进一些先进的和正在发展中的交叉学科的参考书；要与国内出版的教材相配套，安排好出版英文原版教材和翻译教材的比例。

我们努力使这套教材能尽量满足上述要求，希望它们能放在学生们的课桌上，发挥一定的作用。

最后，预祝“国外电子与通信教材系列”项目取得成功，为我国电子与通信教学和通信产业的发展培土施肥。

也恳切希望读者能对这些书籍的不足之处、特别是翻译中存在的问题，提出意见和建议，以便再版时更正。

<<信号完整性指南>>

内容概要

本书是高速数字设计中现代信号完整性测试和测量方面全面、权威、极具实践价值的指导手册。此领域的三位顶级专家将指导你对现代逻辑信号检测和嵌入式系统故障进行系统地诊断、观察、分析和排除。

作者用简单易懂的语言，介绍了嵌入式系统从规格定型到前仿真的整个生命周期，描述了其中的关键技术和概念。

本书介绍了怎样使用实时测试和测量技术，解决当今不断增长、难于满足的互操作性和兼容性要求，给出详细、完整的案例分析，使读者学会如何应对一般设计上的挑战，包括：不增加任何额外费用确保接口与正时间裕度之间的同步操作；计算总的抖动预算；在高速串行接口设计中管理复杂的折中问题。

本书适合作为信号完整性相关领域的电子工程师和片上系统设计人员的参考指南，也适合作为信号完整性相关专业方向的研究生教材。

<<信号完整性指南>>

作者简介

Geoff Lawday，英国新白金汉大学泰克测量实验室教授，讲授信号完整性工程和高性能总线系统等大学课程。

David Ireland泰克公司欧洲和亚洲区域设计及制造市场部经理，有超过30年的测试和测量经验，发表了很多高水平信号完整性论文。

Greg Edlund IBM全球工程技术服务部高级工程师，参与开发、测试10多个高性能计算平台。

<<信号完整性指南>>

书籍目录

第1章 引言 1.1 生命周期：开发仿真策略的动机 1.2 原型：互连高速数字信号 1.3 预加重 1.4 实时测试和测量的必要性 小结第2章 芯片到芯片的时域特性和仿真 2.1 根本原因 2.2 CMOS锁存器 2.3 时序故障 2.4 建立和保持限制 2.5 芯片定时的公共时钟 2.6 建立和保持SPICE仿真 2.7 定时预算 2.8 共同时钟IO定时 2.9 使用标准负载的共同时钟10定时 2.10 共同时钟结构的限制 2.11 10电路内部 2.12 CMOS接收机 2.13 CMOS差分接收机 2.14 引脚电容 2.15 接收机的电流电压特性 2.16 CMOS推挽式驱动器 2.17 输出阻抗 2.18 输出上升时间和下降时间 2.19 CMOS电流模驱动器 2.20 IO电路的行为建模 2.21 CMOS推挽式驱动器的行为模型 2.22 行为建模的假设条件 2.23 IBIS模型介绍 2.24 IBIS标题 2.25 IBIS引脚列表 2.26 IBIS接收机模型 2.27 IBIS驱动器模型 2.28 行为建模的假设条件 2.29 SPICE模型与IBIS模型比较 2.30 10电路模型的正确性和质量 小结第3章 信号路径分析 3.1 传输线环境 3.2 阻抗特性、反射与信号完整性 3.3 反射系数、阻抗和TDR的概念 3.4 观察真实世界的电路特性 3.5 TDR分辨率因子 3.6 差分TDR测量 3.7 信号完整性应用的频域测量 小结第4章 DDR2案例研究 4.1 从共同的前身演变而来 4.2 DDR2信号 4.3 写时序 4.4 读时序 4.5 对IO的逐渐认识 4.6 片外驱动器 4.7 片上终端 4.8 上升波形和下降波形 4.9 互连敏感度分析 4.10 导体损耗和介质损耗 4.11 阻抗容差 4.12 引脚到引脚的电容变化 4.13 字节内的长度变化 4.14 DIMM连接器串扰 4.15 参考电压交流噪声和电阻容差 4.16 边坡降因子 4.17 最终读写时间预算 4.18 保守源 小结第5章 实时测量：探测 5.1 现代示波器探针剖析 5.2 探测方法 5.3 测量质量 5.4 定义探针 5.5 示波器探针 5.6 动态范围限制 5.7 先进的探测技术 5.8 逻辑分析仪探测 小结第6章 测试和调试：示波器和逻辑分析仪 6.1 信号完整性基础 6.2 信号完整性概念 6.3 验证工具：示波器 6.4 验证工具：逻辑分析仪 6.5 模拟和数字测量的结合 6.6 眼图分析 小结第7章 用信号源去重构实际信号 7.1 观测和控制电路行为 7.2 激励和控制 7.3 信号生成技术 7.4 任意函数发生器 7.5 任意波形发生器 7.6 逻辑信号源 小结第8章 信号分析和一致性 8.1 标准的框架 8.2 用于一致性测量的高性能工具 8.3 验证和一致性测量 8.4 理解串行结构 8.5 物理层一致性测试 8.6 测量光信号 8.7 一致性测量考虑：分析 8.8 测试串行链路 8.9 探头和探测 8.10 软件工具 8.11 发射机测量示例 8.12 阻抗和链路测量 8.13 接收机测试带来独特的挑战 8.14 数字验证和一致性 8.15 多总线系统 小结第9章 PCI Express案例研究 9.1 高速串行接口 9.2 敏感度分析 9.3 理想驱动器和损耗传输线 9.4 带有去加重的差分驱动器 9.5 卡阻抗容差 9.6 3D不连续性 9.7 通道阶跃响应 9.8 串扰机理 9.9 串扰引起的抖动 9.10 通道特性 9.11 敏感度分析结果 9.12 模型与硬件的关系 小结第10章 无线信号 10.1 射频信号 10.2 频率测量 10.3 实时频谱分析仪概述 10.4 实时频谱分析仪是怎样工作的 10.5 应用实时频谱分析仪 小结术语表

<<信号完整性指南>>

章节摘录

插图：为了说明早期协作的重要性，作为一个例子，假设以下情景来模拟现实中的这些烦恼。项目x像火箭发射一样已开始启动。

设想这是一个秘密的商议，项目开发中的任何人都还没有听说之前就已经明确界定。

那么，高级工程师技术人员会表示，在时间安排上会不切实际，尤其是高端项目是最消耗公司资源的。然而，对客户的承诺已经做出，市场计划也已经展开，财政也已经拨款，并且车轮已经运转——第一个多米诺骨牌已经倒下，将引起一系列的事件。

在PCB布局布线之前，第二个多米诺骨牌已经到位。

工程副总裁已确定了预算，指出这是符合市场价值导向的，具有市场的竞争力。

这项预算要求4层PCB设计：信号—地—电源—信号。

当首次看到波形时，PCB设计者会担心在某些区域的路由能力会成为瓶颈。

信号完整性工程师表示要重点关注在微带传输线中的高前端串扰和PCI Express（串行总线接口PCIE）中信号的高边沿速率。

然而，无论电路板设计者还是信号完整性工程师都不能证明方案的不可行性，所以设计按照计划进行。

一个富有挑战性的进度安排将成为第三块多米诺骨牌。

为了达到计划进度，电路板设计组必须安排两个顶级设计人员12小时轮班工作三周，每周只有一个休息日。

诚然，自动布线可以节省很多劳动时间，但当布线非常密集时，这并不能取代经验丰富的设计师。

公司的设计者需要在布线开始之初去处理布线的限制。

再假设，进度表赢得了这些时间。

信号完整性小组需要对电路板上的800个网络进行分配限制，而这意味着他需要对总数超出1000个的网络进行监控，而在这之前布线就开始了。

在这个了不起的技术与汗水的结合壮举中，设计小组还要在进度计划中生成光绘文件（Gerber）。

非常值得赞扬，他们强制整个团队每个人都出席，对完整的设计审查只用了一天。

他们甚至还邀请了一些来自其他公司、经验丰富的人参与到项目中。

其中的一些人发现了问题：一个PCIe差分对走线几乎接近千兆位媒体独立接口（GMII）时钟信号。

边沿速率为2.5千兆比特（吉比特）每秒（Gb/s）的PCIe信号明确界定的规格是10 V/ns。

边沿速率为125 MHz的GMII时钟信号只有1 V/ns，其很容易受到较高边沿速率信号的侵入引起的串扰，但这一信息在元件数据表中是难以获得的。

信号完整性工程师要采取的行动是获得物理层接口（PHY'）和IO控制器的IBIS（输入输出缓冲信息规范）数据表。

他可以成功地拿到PHY芯片的数据表，但是IO控制器的供应商会要求在提供IBIS资料之前，与公司签署保密协议。

而这一法律过程所需要花费的时间远远长于花去一天时间的审查设计和团队向PCB生产商发送Gerber文件所要用去的时间。

这就是第四块多米诺骨牌。

<<信号完整性指南>>

编辑推荐

《信号完整性指南:实时测试、测量与设计仿真》是高速数字设计中现代信号完整性测试与测量方面极具实践价值的指导手册。

此领域的三位顶级专家将指导你对现代逻辑信号检测和嵌入式系统故障进行系统地诊断、观察、分析和排除。

《信号完整性指南:实时测试、测量与设计仿真》面向电子工程师、信号完整性工程师和片上设计师，作者用简单易懂的语言，介绍嵌入式系统从规格定型到前仿真的整个生命周期，介绍怎样使用实时测试与测量技术解决当今不断增长、难于满足的互操作性和兼容性要求，并配有详细的案例分析，使读者学会如何面对一般设计上的挑战。

使用真实世界的测试、测量技术系统地解决信号完整性问题。

《信号完整性指南:实时测试、测量与设计仿真》特色：理解当今高速设计中出现的复杂信号完整性问题；学习利用眼图、自兼容性测试和信号分析测量，帮助确定和解决信号完整性问题；回顾当今广泛用于CMOSIO电路中的电气特性；基于直观的时域反射（TDR）技术，进行信号路径分析；完成更精确的时域信号测量，并避免探针问题和人为影响；使用数字示波器和逻辑分析仪完成高频环境；下的精确测量；仿真数字电路和暴露SI问题的时域信号在无线应用中精确测量抖动和其他射频参数。

<<信号完整性指南>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>