

<<Cadence高速电路板设计与实践>>

图书基本信息

书名：<<Cadence高速电路板设计与实践>>

13位ISBN编号：9787121152511

10位ISBN编号：7121152517

出版时间：2013-1

出版时间：电子工业出版社

作者：周润景，赵建凯 编著

页数：353

字数：582000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## <<Cadence高速电路板设计与实践>>

### 内容概要

本书以Cadence Allegro SPB 16.5为基础，从设计实践的角度出发，以具体电路为范例，以PCB设计正常设计流程为顺序，由浅入深地讲解了元器件建库、原理图设计、布局、布线、规则设置、后处理等PCB设计的全过程。内容包括原理图输入及元器件数据集成管理环境的使用，PCB设计工具的使用，以及后期电路设计处理需要掌握的各项技能等。

书籍目录

第1章 Cadence Allegro SPB 16.5简介

- 1.1 概述
- 1.2 功能特点
- 1.3 设计流程
- 1.4 Cadence Allegro SPB 16.5新功能介绍

第2章 Capture原理图设计工作平台

- 2.1 Design Entry CIS软件功能介绍
- 2.2 原理图工作环境
- 2.3 设置图纸参数
- 2.4 设置打印属性

第3章 制作元器件及创建元器件库

- 3.1 创建单个元器件
  - 3.1.1 直接新建元器件
  - 3.1.2 用电子表格新建元器件
- 3.2 创建复合封装元器件
- 3.3 大元器件的分割
- 3.4 创建其他元器件

习题

第4章 创建新设计

- 4.1 原理图设计规范
- 4.2 Capture基本名词术语
- 4.3 建立新项目
- 4.4 放置元器件
  - 4.4.1 放置基本元器件
  - 4.4.2 对元器件的基本操作
  - 4.4.3 放置电源和接地符号
  - 4.4.4 完成元器件放置
- 4.5 创建分级模块
- 4.6 修改元器件序号与元器件值
- 4.7 连接电路图
- 4.8 标题栏的处理
- 4.9 添加文本和图像

习题

第5章 PCB设计预处理

- 5.1 编辑元器件的属性
- 5.2 Capture到Allegro PCB Editor的信号属性分配
- 5.3 建立差分对
- 5.4 Capture中总线 ( Bus ) 的应用
- 5.5 原理图绘制后续处理
  - 5.5.1 设计规则检查
  - 5.5.2 为元器件自动编号
  - 5.5.3 回注 ( Back Annotation )
  - 5.5.4 自动更新元器件或网络的属性
  - 5.5.5 生成网络表
  - 5.5.6 生成元器件清单和交互参考表

5.5.7 属性参数的输出/输入

习题

第6章 Allegro的属性设置

6.1 Allegro的界面介绍

6.2 设置工具栏

6.3 定制Allegro环境

习题

第7章 焊盘制作

7.1 基本概念

7.2 热风焊盘的制作

7.3 导通孔焊盘的制作

7.4 贴片焊盘的制作

第8章 元器件封装的制作

8.1 封装符号基本类型

8.2 集成电路封装 ( IC ) 的制作

8.3 连接器 ( IO ) 封装的制作

8.4 分立元器件 ( DISCRETE ) 封装的制作

8.4.1 贴片的分立元器件封装的制作

8.4.2 直插的分立元器件封装的制作

8.4.3 自定义焊盘封装制作

习题

第9章 PCB的建立

9.1 建立PCB

9.2 导入网络表

习题

第10章 设置设计规则

10.1 间距规则设置

10.2 物理规则设置

10.3 设定设计约束 ( Design Constraints )

10.4 设置元器件/网络属性

习题

第11章 布局

11.1 规划PCB

11.2 手工摆放元器件

11.3 快速摆放元器件

11.4 原理图与Allegro交互摆放

习题

第12章 覆铜 ( Shape )

12.1 基本概念

12.2 为平面层建立覆铜

12.3 分割平面

12.4 分割复杂平面

12.5 双面PCB及布线层的覆铜

习题

第13章 布线

13.1 布线的基本原则

13.2 布线的相关命令

## <<Cadence高速电路板设计与实践>>

13.3 定义布线的格点

13.4 手工布线

13.5 扇出 ( Fanout By Pick )

13.6 群组布线

13.7 自动布线的准备工作

13.8 自动布线

13.9 控制并编辑线

13.9.1 控制布线的长度

13.9.2 差分布线

13.9.3 高速网络布线

13.9.4 45°角布线调整 ( Miter By Pick )

13.9.5 改善布线的连接

13.10 优化布线 ( Gloss )

习题

第14章 后处理

14.1 重命名元器件序号

14.2 回注 ( Back Annotation )

14.3 文字面调整

14.4 建立丝印层

14.5 建立孔位图

14.6 建立钻孔文件

14.7 建立Artwork文件

14.8 输出底片文件

14.9 浏览Gerber文件

习题

## 章节摘录

版权页：插图：在PCB设计中，布线是完成产品设计的重要步骤，可以说前面的准备工作都是为它而做的。

在整个PCB设计中，布线的设计过程限定最高、技巧最细、工作量最大。

PCB布线分为单面布线、双面布线及多层布线3种。

布线的方式也有两种，即自动布线和交互式布线。

在自动布线前，可以用交互式布线预先对要求比较严格的网络进行布线，输入端与输出端的布线应避免相邻平行，以免产生反射干扰，必要时应加地线隔离。

相邻层的布线要互相垂直，平行布线容易产生寄生耦合。

13.1 布线的基本原则 印制电路板（PCB）设计的好坏对其抗干扰能力影响很大。

因此，在进行PCB设计时，必须遵守PCB设计的基本原则，并应符合抗干扰设计的要求，使得电路获得最佳的性能。

（1）印制导线的布设应尽可能短，在高频回路中更应如此；同一元器件的各条地址线或数据线应尽可能保持一样长；印制导线的拐弯应呈圆角，因为直角或尖角在高频电路和布线密度高的情况下会影响电气性能；双面布线时，两面的导线应互相垂直、斜交或弯曲布线，避免相互平行，以减小寄生耦合；作为电路的输入和输出用的印制导线应尽量避免相邻平行，最好在导线之间加地线隔离。

（2）PCB导线的宽度应满足电气性能要求而又便于生产，最小宽度主要由导线与绝缘基板间的黏附强度和流过的电流值决定，但最小不宜小于0.2mm，在高密度、高精度的印制线路中，导线宽度和间距一般可取0.3mm；导线宽度在大电流情况下还要考虑其温升，单面板实验表明，当铜箔厚度为50 $\mu\text{m}$ 、导线宽度为1~1.5mm、通过电流为2A时，温升很小，一般选用1~1.5mm宽度导线就可以满足设计要求而不致引起温升；印制导线的公共地线应尽可能粗，通常使用大于2mm的线条，这在带有微处理器的电路中尤为重要，因为当地线过细时，由于流过的电流的变化，地电位变动，微处理器时序信号的电平不稳，会使噪声容限劣化；在DIP封装的IC引脚间布线，可采用10—10与12—12原则，即当两脚间通过两根线时，焊盘直径可设为50mil、线宽与线距均为10mil，当两脚间只通过一根线时，焊盘直径可设为64mil、线宽与线距都为12mil。

（3）印制导线的间距：相邻导线间距必须满足电气安全要求，而且为了便于操作和生产，间距也应尽量宽。

最小间距至少要能适合承受的电压。

这个电压一般包括工作电压、附加波动电压及其他原因引起的峰值电压。

如果有关技术条件允许导线之间存在某种程度的金属残粒，则其间距就会减小，因此设计者应把这种因素考虑进去。

在布线密度较低时，信号线的间距可适当加大，对高、低电平悬殊的信号线，应尽可能缩短长度且加大间距。

（4）PCB中不允许有交叉电路，对于可能交叉的线条，可以用“钻”、“绕”两种办法解决，即让某引线从别的电阻、电容、晶体管引脚下的空隙处钻过去，或者从可能交叉的某条引线的一端绕过去。

在特殊情况下，如果电路很复杂，为简化设计也允许用导线跨接的方法来解决交叉电路问题。

### 编辑推荐

《电子工程师成长之路:Cadence高速电路板设计与实践》编辑推荐：随着工程技术的电子化、集成化和系统化的迅速发展，电路设计已经进入了一个全新的时代，目前高速电路设计业已成为了电子工程技术发展的主流。

而Cadence以其强大的功能和高级的绘图效果，逐渐成为了PCB设计行业中的主导软件。

Cadence完善的集成设计系统和强大的功能符合高速电路设计的速度快、容量大、精度高等要求，使其成为PCB设计方面的优秀代表。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>