

<<PSoC设计指南系列>>

图书基本信息

书名：<<PSoC设计指南系列>>

13位ISBN编号：9787122139177

10位ISBN编号：7122139174

出版时间：2012-6

出版时间：何宾 化学工业出版社 (2012-06出版)

作者：何宾

页数：237

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<PSoC设计指南系列>>

前言

作为全球知名的半导体公司，美国Cypress公司率先在业界实现了完全意义上的PSoC解决方案，即在单芯片上实现了MCU、数字和模拟系统的高度集成。

由于将模拟和数字系统集成在单个芯片内，使得设计更加灵活方便，同时大大节省了设计成本，减少了设计开销，顺应了电子技术未来发展的潮流。

PSoC内集成了大量的模拟和数字设计模块。

模拟模块主要包括开关电容连续时间SC CT模块、模拟比较器、通用运算放大器、LCD直接驱动、电容感应触摸、温度传感、数字到模拟转换器DAC、高精度参考源、模拟到数字转换器ADC等。

数字模块主要包括通用数字块UDB、CAN总线、USB总线、定时器和计数器、I2C总线、数字滤波器DFB等。

如果设计者能熟练灵活地使用这些模块，将使得所设计的系统能满足绝大多数的低端和中端应用要求。

本书全面系统地介绍了Cypress公司的PSoC3可编程片上系统的基本模拟模块和数字模块的应用。

在介绍模拟电路和数字电路设计部分时，使用Cypress公司最新的PSoC Creator 2.0软件进行设计。

本书主要针对国内模拟电子技术和数字电路教学的要求，通过PSoC的通用平台，以满足不同专业和不同层次学生的要求，使他们能在这个充满创意的平台上，不仅掌握基本的模拟和数字电路的理论和实现方法，而且加强系统级的设计能力。

为了让读者更好地掌握相关内容，本书给出了大量的设计实例，这些设计实例使用了PSoC内基本的模拟资源和数字逻辑资源。

通过这些例子的学习，一方面帮助读者理解并掌握模拟电子技术和数字电子技术的理论知识，另一方面提高读者使用理论知识解决实际问题的能力。

值得一提的是，由于PSoC Creator 2.0软件采用的是原理图设计的方法，读者在学习这些例子的过程中，也可以系统地学习绘制电路原理图的方法，这些方法适用于绝大多数的电路图绘制软件。

为了便于读者的自学，随书配送光盘，光盘中包含本书所有的设计实例。

本书不仅可以作为大学模拟电子技术和数字电路相关课程的教学用书，也可以作为从事相关领域教学和科研工作者的参考用书。

在讲授和学习本书内容时，可以根据教学时数和内容的侧重点不同，适当地将相关章节的内容进行调整和删减。

本书参考了Cypress公司最新的研究成果、设计文档等资料。

本书主要由何宾编著，王纲领负责模拟部分例子的编写，彭渤负责数字部分例子的编写，北京交通大学电子信息工程学院的研究生杨光伟负责本书所有设计例子的验证，Cypress公司中国区大学计划经理魏荣博士，为我们提供了有关数据、技术参考资料和PSoC3硬件开发平台资源，Cypress公司的技术工程师为本书编写过程中遇到的问题进行了耐心地解答，在此表示感谢。

特向Cypress公司表示衷心的感谢。

由于编者水平有限，编写时间仓促，书中难免有疏漏之处，敬请读者批评指正。

编著者

<<PSoC设计指南系列>>

内容概要

《PSoC设计指南系列：PSoC模拟与数字电路设计指南》包含基于PSoC的模拟电路设计和数字电路设计两大部分内容。

基于PSoC的模拟电路设计部分介绍了简单运算放大器应用、同相放大器的设计及实现、反相放大器的设计及实现、仪表放大器的设计及实现、积分器和微分器的设计及实现、一阶有源滤波器的设计及实现、二阶有源滤波器的设计及实现、基于非线性元件的电路设计及实现和波形发生器设计及实现。

基于PSoC的数字电路设计部分介绍了SIO特性测试及其应用、逻辑表达式及最小化实现、编码器和译码器的设计及实现、码转换器的设计及实现、多路复用器的设计及实现、多位数字比较器的设计及实现、算术逻辑单元的设计及实现、锁存器和触发器的设计及实现、寄存器的设计及实现、有限自动状态机的设计及实现、计数器的设计及实现、基于查找表的数字系统的设计及实现、多谐振荡器的设计及实现和复杂数字系统的高层次描述及实现。

《PSoC设计指南系列：PSoC模拟与数字电路设计指南》的编写基于CVpress公司的可编程片上系统PSoC平台，充分考虑了国内大学模拟电子技术和数字电路及相关课程教学的要求，通过PSoC这一高度集成的数字和模拟混合设计平台，实现模拟和数字混合电路设计。

为便于自学和实践，本书给出了大量的模拟和数字电路设计实例，使读者能通过这一平台的使用掌握模拟电路和数字电路的基本理论和实现方法。

附赠光盘包含源程序和课件。

本书可作为大学本科和高职学生进行模拟电子技术和数字电路教学的实验教材，也可作为相关设计人员设计模拟和数字电路的参考用书，同时也可作为CYpress公司相关内容的培训教材。

<<PSoC设计指南系列>>

书籍目录

上篇 模拟电路设计部分 1 简单运算放大器的应用 3 1.1 PSoC芯片内通用放大器工作原理 3 1.2 电压跟随器的设计与实现 4 1.2.1 电压跟随器电路的硬件设计 4 1.2.2 添加软件控制代码 7 1.2.3 引脚分配 9 1.2.4 设计下载与测试 9 2 同相放大器的设计及实现 10 2.1 同相模拟增益放大器的设计及实现 10 2.1.1 同相模拟增益放大器的原理 10 2.1.2 同相模拟增益放大器电路的设计 11 2.1.3 添加软件控制代码 12 2.1.4 引脚分配 12 2.1.5 设计下载与测试 13 2.2 同相程控增益放大器的设计及实现 13 2.2.1 同相程控增益放大器的原理 13 2.2.2 同相程控增益放大器电路的设计 14 2.2.3 添加软件控制代码 15 2.2.4 引脚分配 15 2.2.5 设计下载与测试 15 3 反相放大器的设计及实现 17 3.1 反相模拟增益放大器的设计及实现 17 3.1.1 反相模拟增益放大器的原理 17 3.1.2 反相模拟增益放大器电路的设计 18 3.1.3 添加软件控制代码 19 3.1.4 引脚分配 19 3.1.5 设计下载与测试 20 3.2 反相程控增益放大器的设计及实现 20 3.2.1 反相程控增益放大器的原理 20 3.2.2 反相程控增益放大器电路的设计 21 3.2.3 添加软件控制代码 22 3.2.4 引脚分配 22 3.2.5 设计下载与测试 22 3.3 加法器的设计及实现 23 3.3.1 加法器的原理 23 3.3.2 加法器电路的设计 24 3.3.3 添加软件控制代码 25 3.3.4 引脚分配 25 3.3.5 设计下载与测试 26 3.4 减法器的设计及实现 26 3.4.1 减法器的原理 26 3.4.2 减法器电路的设计 27 3.4.3 添加软件控制代码 29 3.4.4 引脚分配 29 3.4.5 设计下载与测试 29 3.5 电流-电压转换器的设计及实现 30 3.5.1 电流-电压转换器原理 30 3.5.2 电流-电压转换电路的设计 30 3.5.3 添加软件控制代码 33 3.5.4 引脚分配 33 3.5.5 设计下载与验证 33 4 仪表放大器的设计及实现 35 4.1 仪表放大器的设计原理 35 4.2 仪表放大器电路的设计 36 4.3 添加软件控制代码 37 4.4 引脚分配 38 4.5 设计下载与测试 38 5 积分器和微分器的设计及实现 40 5.1 积分器电路的设计及实现 40 5.1.1 积分器的原理 40 5.1.2 积分器电路的设计 41 5.1.3 添加软件控制代码 42 5.1.4 引脚分配 42 5.1.5 设计下载与测试 42 5.2 微分器电路的设计及实现 43 5.2.1 微分器的原理 43 5.2.2 微分器电路的设计 43 5.2.3 添加软件控制代码 44 5.2.4 引脚分配 45 5.2.5 设计下载与测试 45 6 一阶有源滤波器的设计及实现 47 6.1 一阶有源低通滤波器的设计及实现 47 6.1.1 一阶同相有源低通滤波器的设计及实现 47 6.1.2 一阶反相有源低通滤波器的设计及实现 50 6.2 一阶有源高通滤波器的设计及实现 54 6.2.1 一阶同相有源高通滤波器的设计及实现 54 6.2.2 一阶反相有源高通滤波器的设计及实现 57 7 二阶有源滤波器的设计及实现 62 7.1 二阶有源低通滤波器的设计及实现 62 7.1.1 二阶有源低通滤波器的实现原理 62 7.1.2 二阶有源低通滤波器电路的设计 63 7.1.3 添加软件控制代码 64 7.1.4 引脚分配 64 7.1.5 设计下载与测试 65 7.2 二阶有源高通滤波器的设计及实现 65 7.2.1 二阶有源高通滤波器的实现原理 65 7.2.2 二阶有源高通滤波器电路的设计 66 7.2.3 添加软件控制代码 67 7.2.4 引脚分配 68 7.2.5 设计下载与测试 68 8 基于非线性元件的电路设计及实现 70 8.1 基于混频器的峰值检测电路设计及实现 70 8.1.1 基于混频器的峰值检测原理 70 8.1.2 基于混频器的峰值检测电路的设计 71 8.1.3 添加软件控制代码 72 8.1.4 引脚分配 73 8.1.5 设计下载与测试 73 8.2 基于采样保持器的峰值检测电路的设计及实现 74 8.2.1 基于采样保持器的峰值检测原理 74 8.2.2 基于采样保持器的峰值检测电路的设计 74 8.2.3 添加软件控制代码 75 8.2.4 引脚分配 76 8.2.5 设计下载与测试 76 8.3 精密整流电路的设计及实现 77 8.3.1 精密整流实现原理 77 8.3.2 精密整流电路的设计 77 8.3.3 添加软件控制代码 79 8.3.4 引脚分配 79 8.3.5 设计下载与测试 80 9 波形发生器的设计及实现 82 9.1 正弦波发生器设计及其实现 82 9.1.1 正弦波发生器实现原理 82 9.1.2 正弦波发生器电路设计 83 9.1.3 添加软件控制代码 84 9.1.4 引脚分配 84 9.1.5 设计下载与验证 85 9.2 方波发生器设计及其实现 85 9.2.1 方波发生器实现原理 85 9.2.2 方波发生器电路设计 86 9.2.3 添加软件控制代码 87 9.2.4 引脚分配 88 9.2.5 设计下载与验证 88 9.3 三角波发生器设计及其实现 88 9.3.1 三角波发生器实现原理 88 9.3.2 三角波发生器电路设计 89 9.3.3 添加软件控制代码 90 9.3.4 引脚分配 91 9.3.5 设计下载与验证 91 10 下篇 数字电路设计部分 1 SIO特性测试及其应用 95 1.1 SIO性能测试及实现 95 1.1.1 SIO原理 95 1.1.2 SIO测试电路设计 96 1.1.3 引脚分配 100 1.1.4 设计下载与测试 101 1.2 充电泵测试电路设计及实现 101 1.2.1 充电泵测试电路实现原理 101 1.2.2 充电泵测试电路设计 102 1.2.3 引脚分配 105 1.2.4 设计下载与测试 105 2 逻辑表达式及最小化实现 107 2.1 POS和SOP表达式的实现 107 2.1.1 POS和SOP表达式实现原理 107 2.1.2 POS和SOP逻辑电路的设计 108 2.1.3 引脚分配 111 2.1.4 设计下载与测试 112 2.2 逻辑表达式的化简及实现 112 2.2.1 逻辑表达式的化简 112 2.2.2 最小表达式逻辑电路的设计 112 2.2.3 引脚分配 115 2.2.4 设

计下载与测试 115 思考题 115 3 编码器和译码器的设计及实现 116 3.1 8-3编码器的设计及实现 116
 3.1.1 8-3编码器的实现原理 116 3.1.2 8-3编码器逻辑电路的设计 117 3.1.3 设计下载与测试 122 3.2 3-8译
 码器的设计及实现 123 3.2.1 3-8译码器的实现原理 123 3.2.2 3-8译码器逻辑电路的设计 124 3.2.3 设计下
 载与测试 126 思考题 127 4 码转换的设计及实现 128 4.1 二进制码到七段码转换的设计及实现 128 4.1.1
 七段数码管实现原理 128 4.1.2 二进制码到七段码转换逻辑电路的设计 130 4.1.3 设计下载与测试 134 4.2
 二进制码到Gray码转换的设计及实现 135 4.2.1 Gray码实现原理 135 4.2.2 二进制码到Gray码转换逻辑电
 路的设计 135 4.2.3 设计下载与测试 138 思考题 138 5 多路复用器的设计及实现 139 5.1 多路复用器的
 实现原理 139 5.1.1 2-1多路复用器的实现原理 139 5.1.2 4-1多路复用器的实现原理 139 5.2 多路复用器逻
 辑电路的设计 140 5.2.1 2-1多路复用器IP核的设计 140 5.2.2 4-1多路复用器IP核的设计 141 5.2.3 调用多
 路复用器IP核实现设计 142 5.2.4 引脚分配 143 5.3 设计下载与测试 144 思考题 144 6 多位数字比较器的
 设计及实现 145 6.1 比较器的实现原理 145 6.1.1 一位比较器的实现原理 145 6.1.2 多位比较器的实现原
 理 146 6.2 比较器逻辑电路的设计 147 6.2.1 一位比较器逻辑电路的设计 147 6.2.2 多位比较器逻辑电
 路的设计 148 6.2.3 调用多位比较器IP核实现设计 149 6.2.4 引脚分配 150 6.3 设计下载与测试 151 思考题
 151 7 算术运算单元的设计及实现 152 7.1 加法器的设计及实现 152 7.1.1 加法器的实现原理 152 7.1.2
 加法器逻辑电路的设计 154 7.1.3 设计下载与测试 159 7.2 减法器的设计及实现 159 7.2.1 减法器的实现
 原理 159 7.2.2 减法器逻辑电路的设计 160 7.2.3 设计下载与测试 165 7.3 加法 减法器的设计与实现 165
 7.3.1 一位加法器 减法器的实现原理 165 7.3.2 多位加法器 减法器的实现原理 166 7.3.3 加法器 减法器逻
 辑电路的设计 167 7.3.4 设计下载与测试 171 7.4 乘法器的设计与实现 171 7.4.1 乘法器的实现原理 171
 7.4.2 乘法器逻辑电路的实现 173 7.4.3 设计下载与测试 176 思考题 176 8 锁存器和触发器的设计及实现
 178 8.1 基本SR锁存器的设计及实现 178 8.1.1 基本SR锁存器实现原理 178 8.1.2 基本SR锁存器逻辑电
 路的设计 179 8.1.3 设计下载与测试 181 8.2 同步SR锁存器的设计及实现 181 8.2.1 同步SR锁存器实现原理
 181 8.2.2 同步SR锁存器逻辑电路设计 181 8.2.3 设计下载与测试 183 8.3 D锁存器的设计及实现 183 8.3.1
 D锁存器实现原理 183 8.3.2 D锁存器逻辑电路的设计 183 8.3.3 设计下载与测试 186 8.4 基本D触发器的
 设计及实现 186 8.4.1 基本D触发器实现原理 186 8.4.2 基本D触发器逻辑电路设计 187 8.4.3 设计下载与
 测试 189 8.5 带置位 复位D触发器的设计及实现 189 8.5.1 带置位 复位D触发器实现原理 189 8.5.2 带置
 位 复位D触发器逻辑电路设计 190 8.5.3 设计下载与测试 192 思考题 193 9 寄存器的设计及实现 194 9.1
 普通寄存器的设计及实现 194 9.1.1 普通寄存器的实现原理 194 9.1.2 普通寄存器逻辑电路的设计 195
 9.1.3 设计下载与测试 198 9.2 移位寄存器的设计及实现 199 9.2.1 移位寄存器的实现原理 199 9.2.2 移位
 寄存器逻辑电路的设计 199 9.2.3 设计下载与测试 202 思考题 202 10 有限自动状态机的设计及实现 203
 10.1 有限自动状态机的实现原理 203 10.2 有限自动状态机逻辑电路的设计 206 10.2.1 FSM逻辑电路IP核
 的设计 206 10.2.2 调用FSM IP核完成完整的设计 209 10.2.3 引脚分配 211 10.3 设计下载与测试 212 思考
 题 212 11 计数器的设计及实现 213 11.1 计数器的实现原理 213 11.2 计数器逻辑电路的设计 214 11.2.1
 三位计数器IP核的设计 214 11.2.2 调用三位计数器IP核完成设计 215 11.2.3 引脚分配 216 11.3 设计下
 载与测试 216 思考题 217 12 基于查找表的数字系统的设计及实现 218 12.1 查找表实现原理 218 12.2 基于
 查找表的数字系统电路设计 220 12.2.1 基于查找表的四位计数器的IP核设计 220 12.2.2 调用四位计数
 器的IP核实现设计 223 12.2.3 引脚分配 224 12.3 设计下载与测试 224 思考题 225 13 多谐振荡器的设计及实
 现 226 13.1 多谐振荡器实现原理 226 13.2 多谐振荡器电路设计 226 13.3 引脚分配 227 13.4 设计下
 载与测试 228 思考题 228 14 复杂数字系统的高层次描述及实现 229 14.1 数字系统高层次描述概述 229 14.2
 基于高层次描述的交通灯控制实现原理 229 14.3 交通灯控制电路的设计 230 14.4 引脚分配 235 14.5 设
 计下载与测试 235 思考题 235 附录 数字和模拟电路混合设计的实现 236 1. 数字-模拟转换器的实现
 236 2. 模拟-数字转换器的实现 237

<<PSoC设计指南系列>>

章节摘录

版权页：插图：前面一节实现了一位比较器的逻辑电路的设计，这个多路复用逻辑是以IP核形式存在的。

本节将通过调用这个IP核，实现四位比较器的逻辑功能。

下面给出添加IP核的步骤。

(1) 打开PSoC Creator2.0软件，在主界面主菜单下，选择File->New->Project...，弹出创建新工程界面，在对话框中选择Other标签。

在Other标签下，选择PSoC Library类型。

在Location右边输入该设计的路径，在Name右边给出该设计的工程名字comparator_4bit，然后点击“OK”按钮。

(2) 在主界面的Workspace ‘comparator 4bit’窗口下，选择Components标签栏，鼠标右键点击Project ‘comparator_4bit’条目，出现浮动菜单，选择“Import Component...”。

(3) 可以看到在Workspace ‘comparator 4bit’窗口下，Components标签栏的窗口中，新添加了comparator_1元件。

下面给出调用一位比较器IP核实现四位比较器逻辑功能IP核的步骤。

(1) 在主界面的左侧的Workspace Explorer窗口，选择Components标签，选中Project ‘comparator 4bit’条目，点击鼠标右键，出现浮动菜单，选择“Add Component Item...”选项。

(2) 弹出添加元件条目（Add Component Item）对话框界面，在Implementation下，选择Schematic类型，在Component name的右边给出元件的名字comparator_4bit。

点击“Create New”按钮。

(3) 在主界面右侧的Component Catalog窗口内，选择Default标签，在Component下面找到comparator_1条目。

将该元件分别分四次拖入到原理图设计界面中。

(4) 选择page1设计图样，在该图样中将完成四位比较器的设计。

由于最低一位比较器的Gin和Lin输入为逻辑‘0’，所以在Component Catalog窗口内的Cypress标签栏下，展开Digital子条目。

在展开的子条目的Logic条目下，找到Logic low ‘0’，并拖入到原理图界面中，并分别和最低一位比较器的Gin和Lin连接。

(5) 设计完成后，鼠标右键点击原理图界面，出现浮动菜单，选择“Generate Symbol”选项。

(6) 在主界面主菜单下选择File->Close Workspace，退出该设计。

下面准备调用生成的IP核，完成一个完整的设计。

<<PSoC设计指南系列>>

编辑推荐

《PSoC设计指南系列:PSoC模拟与数字电路设计指南》可作为大学本科和高职学生进行模拟电子技术和数字电路教学的实验教材，也可作为相关设计人员设计模拟和数字电路的参考用书，同时也可作为Cypress公司相关内容的培训教材。

<<PSoC设计指南系列>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>