

<<计算机系统结构>>

图书基本信息

书名：<<计算机系统结构>>

13位ISBN编号：9787508432243

10位ISBN编号：750843224X

出版时间：2005-9

出版时间：中国水利水电出版社

作者：刘超

页数：271

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<计算机系统结构>>

前言

“数字逻辑与数字系统”、“计算机组成原理”、“计算机系统结构”和“微机原理及其接口技术”是计算机科学与技术专业本科生硬件一条线的必修课程，其中“计算机系统结构”属于专业课。通过本课程的学习，学生应认识到计算机科学与技术的发展是计算机性能不断提高的过程，是计算机系统结构不断改善的过程，是并行处理技术不断进步的过程；应系统理解计算机系统结构的基本概念、组织结构、分析设计方法，以及目前计算机系统结构发展的新理论、新技术。以此培养学生的组织结构思维能力和概念理论创新能力。

“计算机系统结构”作为计算机科学与技术发展的先导性学科，其主要特点有以下几个方面。一是有许多内容既不完善，也不具体，教材及相应的参考书不多，教材间无论是思想内容，还是侧重点，差异都较大；二是内容本身是以概念、理论和方法为主，与其他硬件课程相比，理论性强、抽象度大；三是内容广泛，涉及面广，它不仅与大量软硬件课程有密切的关系，还与系统学、结构学等有密切的关系，但其关系主要不是知识结构间的关系，而是认识思维间的关系；四是计算机系统结构的发展迅速，应及时补充新的内容。

本书作者长期从事“计算机系统结构”等相关课程的教学和科研工作，在查阅和综合分析相关资料的基础上，编写了本书。

本书在系统介绍计算机系统结构基本概念、基本性能和基本理论的基础上，突出并行处理技术是改善计算机系统结构的关键技术。

从并行性实现的技术途径——时间重叠、资源重复和资源共享出发，全面分析流水线技术、指令优化与调度技术、精简指令技术、向量处理技术、存储组织技术和互连网络技术等的概念、理论方法、实现的逻辑结构要求、提高计算机性能的效果及其技术应用的典型的计算机结构。

阐述流水线处理机、向量处理机、阵列处理机、多处理机系统和机群系统等实现的技术基础、基本结构和性能分析。

指出了目前计算机系统结构存在的问题和未来计算机系统结构发展的基本框架，对数据流计算机的系统结构作了较全面的介绍。

本书的主要特点是：在章节和内容安排上思路新，将计算机系统结构的设计技术与典型结构尽量分开，突出前者来满足同学时的需要；强调基本概念、基本理论和基本设计技术的系统性，与许多教材强调结构体系的多样性不同；注重基本概念与基本理论的一般解释，而不是典型解释或狭意解释；突出硬件结构性，对于软件实现的内容少讲或不讲；在保持知识体系完整的前提下，尽量避免与“计算机组成原理”、“操作系统”等课程内容的重复。

本书结构新颖、内容实用、逻辑性强、重点突出、语言精炼，可作为高等院校计算机各专业及有关专业本科生的教材，同时也可作为相关方向的研究生或研究人员的参考书。

建议本书教学用时为70~80学时。

本书由刘超主编，参与本书部分章节编写及大纲讨论的还有万承兴、衷尔英等。本书在编写与出版过程中，得到了江西师范大学薛锦云、甘登文、谢旭升等教授关心与帮助，在此表示衷心感谢。

由于作者水平有限，加之时间仓促，书中错误在所难免，敬请各位专家、读者批评指正。

<<计算机系统结构>>

内容概要

《计算机系统结构》以并行处理技术为主线，介绍计算机系统结构基本概念、基本理论和分析设计的技术方法及其应用实现的逻辑结构模型，讨论指令级高度并行的处理机、向量处理机、阵列处理机、多处理机系统等实现的技术基础、基本结构和性能分析。

全书共8章，可分为三部分，第一部分介绍计算机系统结构的基本概念、基本理论和计算机系统结构发展的方向，第二部分介绍流水线技术、指令优化与调度技术、存储组织技术和互连网络技术，第三部分介绍指令级高度并行的处理机、阵列处理机、多处理机系统等。

《计算机系统结构》结构新颖、内容实用、逻辑性强、重点突出、语言精炼，可作为高等院校计算机各专业及相关专业本科生的教材，同时也可作为相关方向的研究生或研究人员的参考书。

建议《计算机系统结构》教学用时为70~80学时。

<<计算机系统结构>>

书籍目录

前言第1章 计算机系统结构导论1.1 计算机系统结构的基本概念1.1.1 提高计算机系统性能的硬件因素1.1.2 计算机系统中有术语1.1.3 计算机系统结构与组成及其实现1.1.4 计算机系统结构的特性1.2 计算机系统结构的发展及其影响因素1.2.1 计算模型及其驱动方式1.2.2 冯·诺依曼型计算机系统结构及其发展1.2.3 归约型计算机1.2.4 智能型计算机1.2.5 计算机系统结构发展的影响因素1.2.6 计算机系统结构的生命周期1.3 计算机系统结构中的并行性及其发展1.3.1 并行性及其等级的划分1.3.2 提高计算机系统并行性的技术途径1.3.3 多机系统及其耦合度1.3.4 计算机系统结构向并行处理系统的发展1.3.5 计算机系统结构的分类1.4 计算机系统结构的设计1.4.1 计算机系统结构设计的主要方法1.4.2 计算机系统结构设计中软硬件取舍的基本原则1.4.3 软件可移植性及其实现的基本方法1.4.4 并行处理及其实现的技术问题1.4.5 并行计算机及其性能1.5 计算机系统结构的定量分析1.5.1 系统结构设计的定量原理1.5.2 计算机系统结构的评价标准1.5.3 程序执行时间的测定1.6 数据流计算机1.6.1 数据驱动原理1.6.2 数据流计算机的指令结构及其执行过程1.6.3 数据流计算机的结构模型1.6.4 数据流计算机的优点与存在的问题1.6.5 数据流计算机的发展趋势习题-第2章 数据表示、指令系统与I/O系统的优选技术2.1 数据表示的选择2.1.1 数据表示的基本概念2.1.2 引入数据表示的基本原则2.1.3 自定义数据表示2.1.4 浮点数据表示2.2 指令集结构格式的优化设计2.2.1 指令集结构的分类2.2.2 指令集结构格式的选择2.2.3 操作码的优化表示2.2.4 缩短地址码长度的方法2.3 指令集结构的功能设计2.3.1 指令集结构功能的发展方向2.3.2 CISC指令集结构的功能设计2.3.3 RISC计算机指令集结构的功能设计2.3.4 精简指令系统计算机2.4 编译技术与指令集结构的设计2.4.1 现代编译器的组成结构2.4.2 现代编译技术与指令集结构之间的影响2.5 总线的设计2.5.1 总线的类型2.5.2 通用总线的控制方式2.5.3 数据宽度与总线线数2.6 输入输出系统的设计2.6.1 输入输出系统的基本概念2.6.2 输入输出设备与主机信息传送的控制方式2.6.3 中断系统中的软硬件功能分配习题二第3章 流水线技术3.1 流水线的基本概念3.1.1 什么是流水线3.1.2 流水线的表示方法3.1.3 流水线的分类3.1.4 流水线的特点3.2 流水线实现的基本结构3.2.1 重叠执行方式的基本结构3.2.2 先行控制方式的基本结构3.2.3 运算操作流水线和宏流水线的基本结构3.3 线性流水线的性能分析3.3.1 吞吐率(TP, Throughputrate) 3.3.2 加速比(S, Speedupratio) 3.3.3 效率(E, Efficiency) 3.3.4 吞吐率、加速比和效率之间的关系3.3.5 流水线最佳段数的选择3.4 流水线的相关及其处理3.4.1 流水线中相关的基本概念3.4.2 数据相关的形成3.4.3 数据相关的处理3.4.4 控制相关的形成3.4.5 条件转移的处理3.4.6 中断转移的处理3.5 非线性流水线的调度技术3.5.1 问题的提出 3.5.2 非线性流水线调度的相关术语及其计算方法3.5.3 最小启动循环调度策略的求解及其实现3.5.4 非线性流水线的优化调度方法习题三第4章 存储组织技术4.1 存储系统的层次结构4.1.1 存储系统的基本概念4.1.2 存储系统的层次结构4.1.3 存储系统的基本结构与典型结构4.1.4 存储系统的性能指标4.2 并行存储器与相联存储器4.2.1 什么是并行存储器4.2.2 单体多字并行存储器4.2.3 交叉访问存储器4.2.4 无访问冲突存储器4.2.5 相联存储器4.3 高速缓冲存储器(Cache) 4.3.1 Cache存储器的工作原理4.3.2 几种地址映像和地址变换的方法4.3.3 Cache系统的性能指标4.3.4 影响命中率的基本因素4.3.5 Cache的预取算法4.3.6 Cache的一致性4.4 虚拟存储器4.4.1 虚拟存储器的工作原理4.4.2 虚拟存储器的管理方式4.4.3 加快地址变换的方法4.5 存储系统的替换算法及其实现4.5.1 问题的提出4.5.2 替换算法及其实现4.5.3 堆栈型替换算法4.6 存储系统的组织与虚拟地址Cache4.6.1 三级存储系统的组织方式4.6.2 虚拟地址Cache习题四第5章 互连网络技术5.1 互连网络的基本概念5.1.1 互连网络的功能和特征5.1.2 互连网络的描述工具5.1.3 常用的基本互连函数5.1.4 互连网络结构特性和传输性能参数5.1.5 互连网络的分类5.2 静态互连网络5.2.1 静态互连网络的概念5.2.2 静态互连网络的种类与结构5.2.3 静态互连网络特性5.3 动态互连网络5.3.1 动态互连网络的概念5.3.2 动态互连网络的互连形式5.3.3 几种常用的多级互连网络5.4 互连网络的消息传递机制5.4.1 路由选择的基本概念5.4.2 消息传递的格式与方式.....第6章 指令级高度并行处理要第7章 阵列处理机第8章 多处理机系统参考文献

<<计算机系统结构>>

章节摘录

由于地址码低位交叉编址，对连续的地址访问将分布在不同的存储体中，避免了存储体访问冲突。
理想情况下，存储器的速度可提高 n 倍。

4.2.4 无访问冲突存储器 实际上，一个由 n 个存储体组成的低位交叉存储器的速度并不能提高 n 倍，其根本原因是存在访问存储的冲突。

产生访问冲突的根源主要有两个，一是程序中的转移指令，二是数据被访问的随机性，后者的影响更为严重。

以一维数组和二维数组为例，介绍一种多维数组的无冲突访问存储器。

4.2.4.1 一维数组的无冲突访问 若采用低位交叉访问方式的并行存储器有4个存储体，交叉存放一维数组的 a_0, a_1, a_2, \dots 如图4.8所示。

如果每次都按连续地址对数组元素顺序访问，那么一个存储周期可以访问4个存储单元。

若按位移量为2的变址方式访存（对下标为奇数或偶数的数组元素进行操作），则有一半的地址发生冲突，使存储器的频宽降低一半。

若按位移量为4的变址方式访存，则情况就更糟。

但若把存储体的个数 n 选为质数，变址位移量与 n 互质，那么，一维数组的访问冲突就不存在了。

如存储体的个数 n 为7，变址位移量为2、4、6、8、...等，这时都不会有访存冲突。

<<计算机系统结构>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>